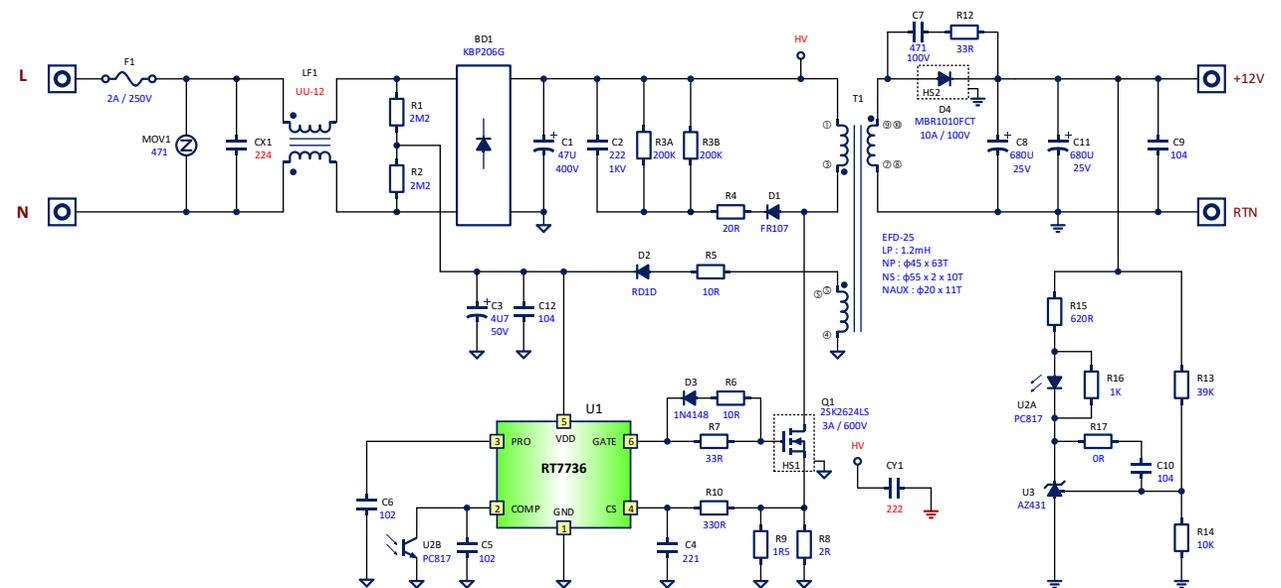


返馳電源傳導電磁干擾抑制 Part 2

Common-Mode Noise vs. Transformer Winding Configuration

王 信 雄
March, 2022



內容大綱：Part I

- 傳導 EMI 基礎介紹
- 雜訊頻譜與傅立葉轉換
- EMI 標準量測與國際法規
 - LISN、EMI 接收機
- 差模 / 共模雜訊與耦合途徑
- 雜訊受害者 / 檢知器 (LISN)
- 差模與共模雜訊分離器
- 濾波器特性分析與雜訊濾波器設計
 - EC Cap、X/Y Cap、DM/CM Choke 及 Hybrid Choke
- 範例
 - 19V/30W、12V/24W 離線式 Flyback 電源

內容大綱：Part II

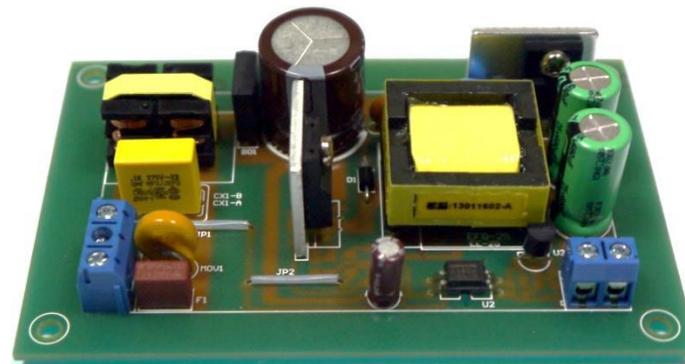
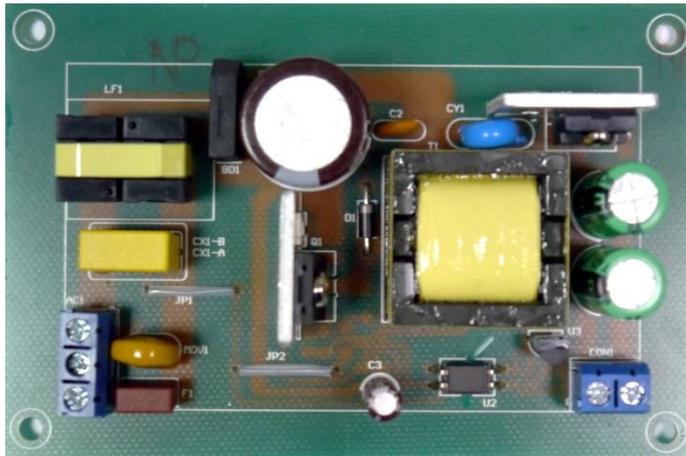
- 實驗平台建立：12V/24W 離線式Flyback 電源
- 變壓器線圈繞製組合
- EMI 量測實驗與觀察
- 初次級間Y 電容的角色
- Flyback 轉換器差模與共模雜訊傳遞模型
- 變壓器初次級雜散電容量測
- 傳導雜訊 SIMPLIS 模擬
 - 阻抗、插入損失、差模雜訊模擬
- 示波器 FFT 量測傳導 EMI 頻譜 (視頻演示)

前集提要

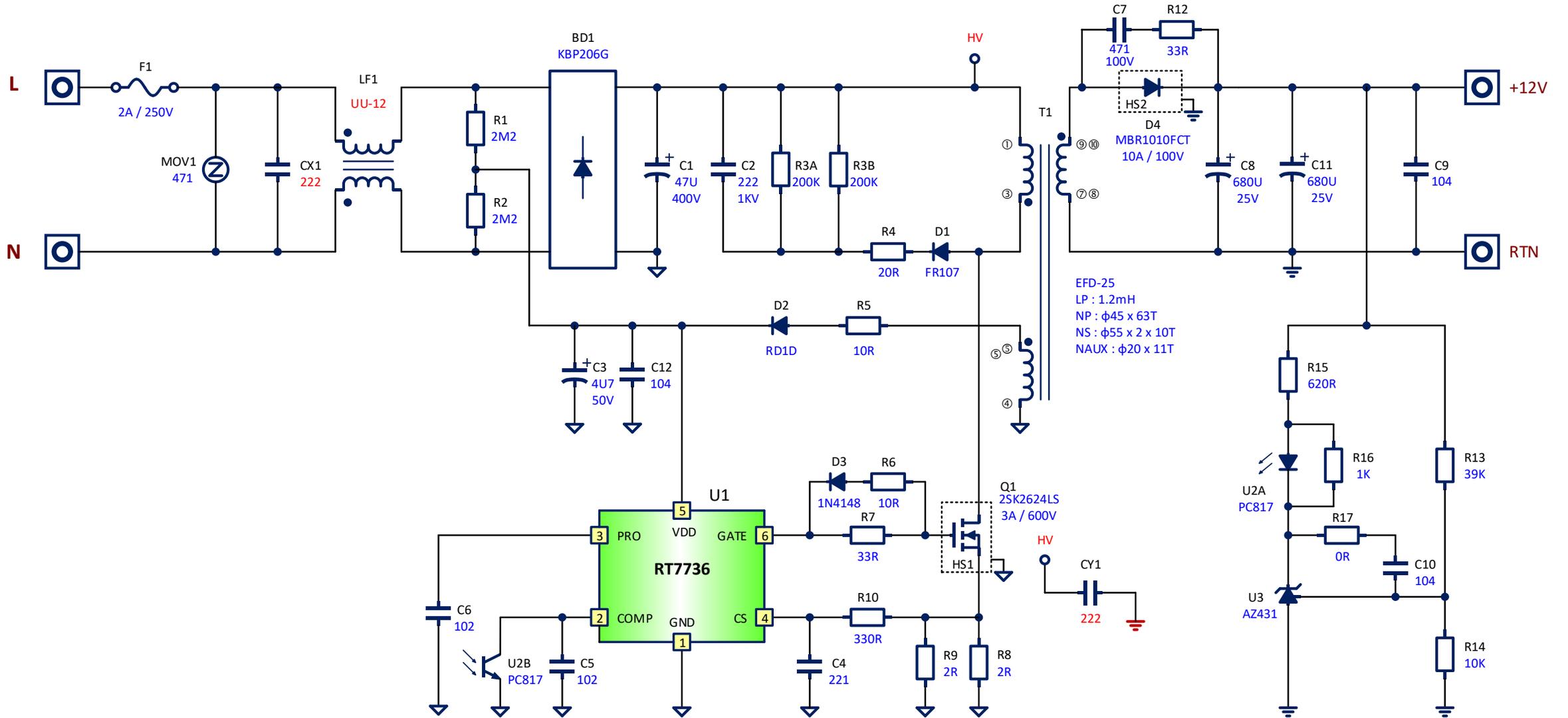
- 探討雜訊最好用頻域分析，就是雜訊源頻譜、濾波器阻抗。
- EMI 低通濾波器：串聯高阻抗，並聯低阻抗。
- 等效 LISN 檢知電阻約略為 $50\ \Omega$ 。
- 差模 / 共模雜訊濾波器必須分開設計。
- 地回路是共模雜訊的主要傳導路徑。
- 功率電路的雜散參數影響雜訊源的頻譜，濾波器的雜散參數影響阻抗。
- 共模扼流圈的漏電感可做為差模電感濾波用。混成扼流圈就是有高漏電感的共模扼流圈。 $(L_{DM} / L_{CM} > 2\%)$

實驗平台

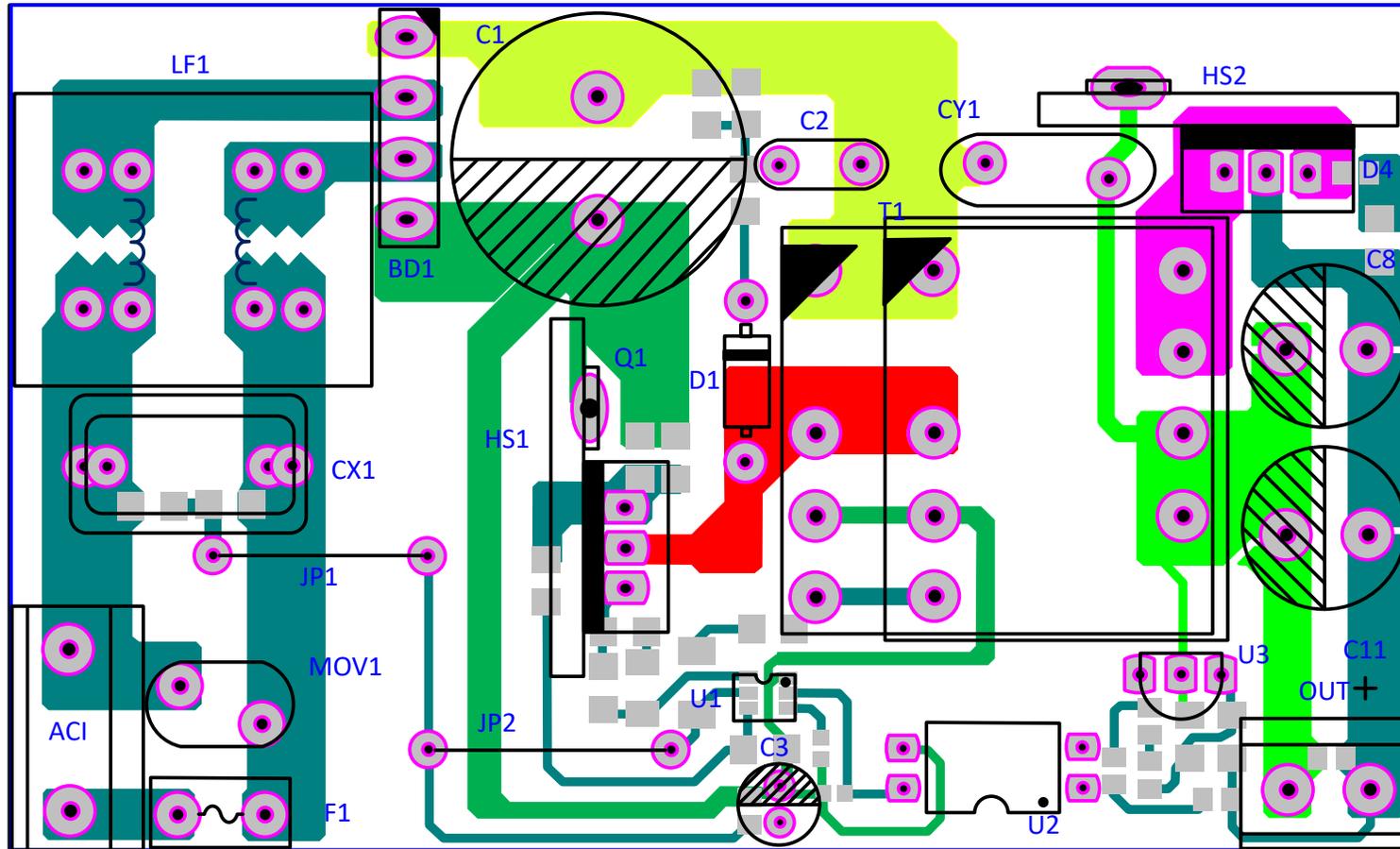
- 輸入電壓：90 ~ 264 Vac · 1Φ2W
- 輸出電壓：12 Vdc
- 輸出電流：0 ~ 2 Adc
- 控制 IC：RT7736, Richtek (Enhanced Quadruple Mode PWM Flyback Controller)
- 變壓器：EFD-25 臥式 / EE-25 立式
- PCB 尺寸：85 x 52 x 20 mm



電路原理圖



印刷電路板佈局



- 單面PC板
- SMD 置焊錫面，DIP 零件置正面

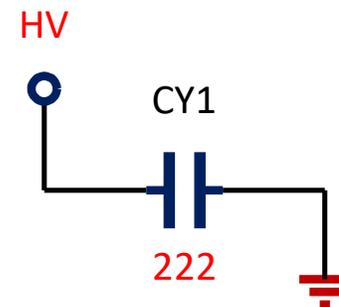
電路設計與限制

設計參考

1. “RT7736 Data Sheet”, 立錡科技
2. AN008_TW “利用混成式共模電感抑制傳導電磁干擾”, 立錡科技
3. AN035_TW “離線返馳轉換器設計重點”, 立錡科技
4. AN017_TW “離線返馳轉換器回授設計”, 立錡科技
5. “返馳變壓器設計指南” 王信雄, 立錡科技
6. “開關轉換器控制理論與設計實務”, 王信雄 / 立錡科技, 城邦出版社

限制

- Y 電容接於初級側高壓與次級側地.
- EMI濾波器：一個共模電感與一個 X 電容.



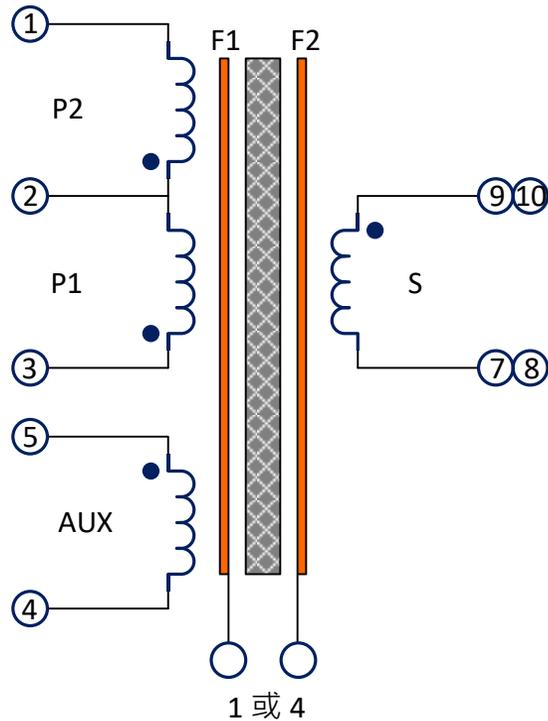
設計與施工限制

- 安規考慮：空間距離 (Clearance) 與爬電距離 (Creepage)
- 溫昇考慮：電流密度(線徑)與最大磁通密度 (匝數)
- 交流電阻：集膚效應(Skin Effect) 與鄰近效應 (Proximity Effect)
- 繞線難易與平整考量：每層匝數 (線架寬度與銅線絕緣厚度)

繞線結構自由度

- 繞線順序 [初級(P)、次級(S)與輔繞(A)]
- 繞線起始(Start) 與終繞(Finish) 腳位 (靜點與動點)
- 銅箔遮罩(法拉第遮蔽)與遮蔽繞組以及其接地點
- 繞線方式 (C 繞與Z繞)
- 電氣平衡 (抵消雜散電容電流)

變壓器繞線規格

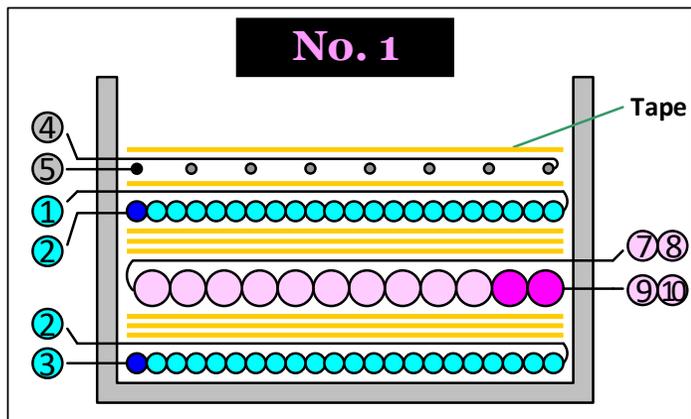


項次	品名	規格說明
1	鐵 芯	EFD-25 (PC-44 或同極品) / 中心柱磨氣隙, 使 1-3 腳電感值 1.2 mH +/- 30 uH
2	繞線架	EFD-25 (10 腳 / 臥式), 繞線框寬 16.5 mm
3	初級繞 NP	UEW2 / ϕ 0.45mm / 單股 / 62 匝 (共兩層)
4	次級繞 NS	三層絕緣線 / ϕ 0.55mm / 兩股併繞 / 10 匝 (共一層)
5	輔助繞 NA	UEW2 / ϕ 0.2mm / 整齊疏繞 / 單股 / 12 匝 (共一層)
6	屏蔽銅箔	寬 15.5 mm / 厚 0.025 mm / 1.05 ~ 1.0 匝 / 絕緣背膠 / 中間出線 (ϕ 0.25mm)
7	絕緣膠帶	寬 16.5 mm / 厚 2 mil
8	凡立水	變壓器抽真空凡力水含浸
9	去腳	第 6 腳繞線前拔除

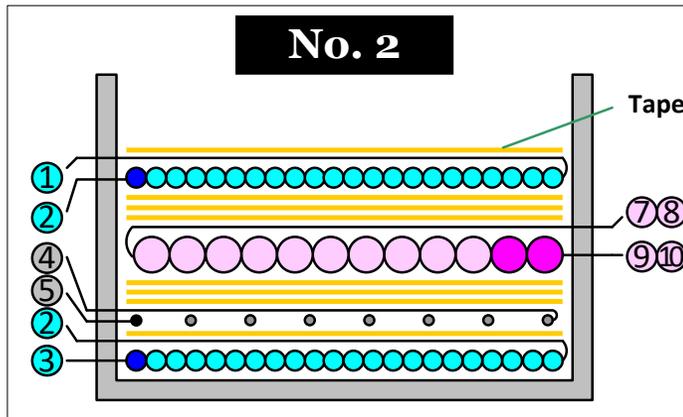
- 所有變壓器的初級電感值都一樣， $1.2 \text{ mH} \pm 30 \mu\text{H}$ 。(鐵芯中心柱磨氣隙)
- 所有繞組的匝數、線徑都一樣，如上表。各繞組(除遮蔽銅箔外)接的腳位都一樣。
- 各個變壓器的結構差別在於
 - 各繞組的位置(裡外層)
 - 初級分繞(三明治)
 - 有無遮蔽銅箔(一層或兩層)
 - C繞或Z繞(詳見繞線圖)
 - 遮蔽銅箔接出腳(1或4腳)
- 繞法8：第二層遮蔽銅箔寬度只有8mm (約原來的一半)

各種變壓器繞線結構 EFD25 (I)

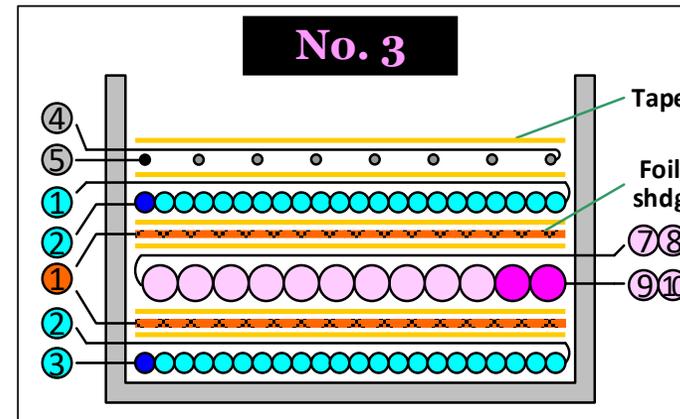
三明治/無銅遮罩/外層輔繞



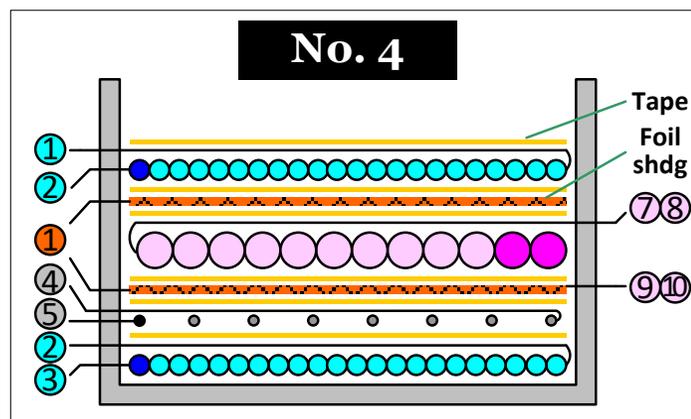
三明治/無遮罩/內層輔繞



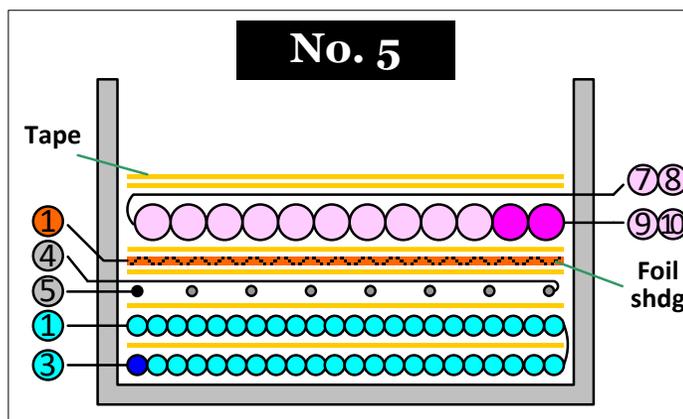
三明治/兩銅遮罩/外層輔繞



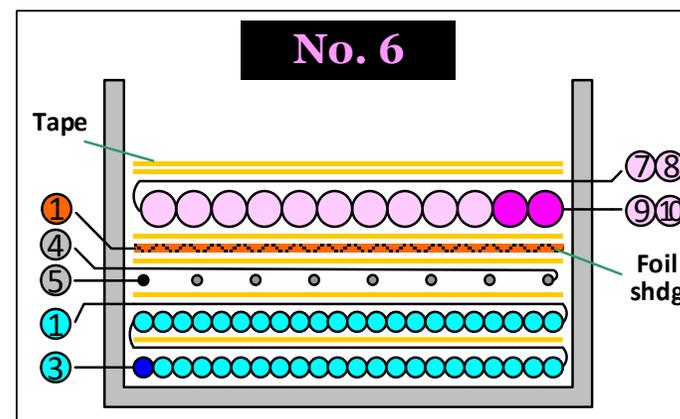
三明治/兩銅遮罩/內層輔繞



P/A/S 順序C繞/單銅遮罩

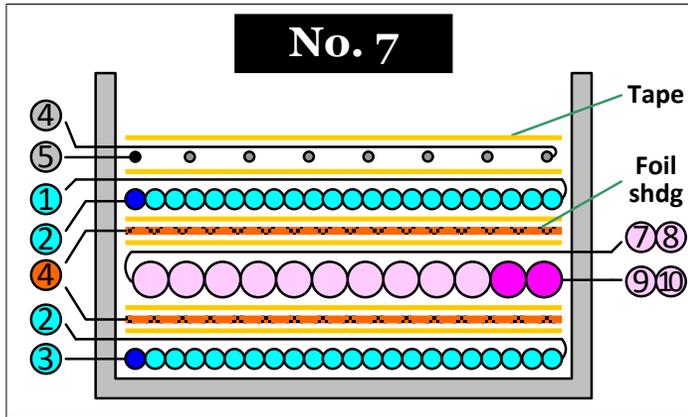


P/A/S 順序Z繞/單銅遮罩

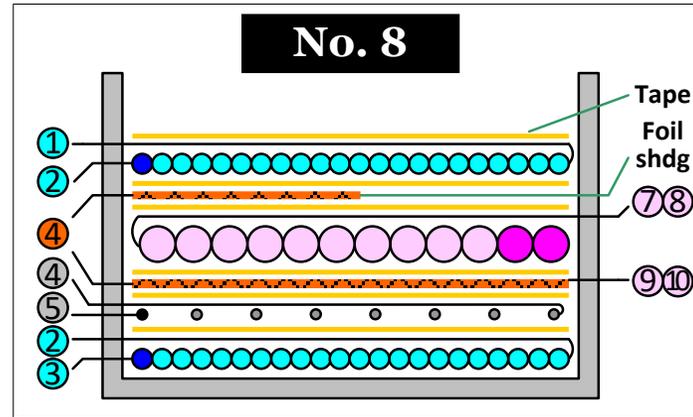


各種變壓器繞線結構 EFD25 (II)

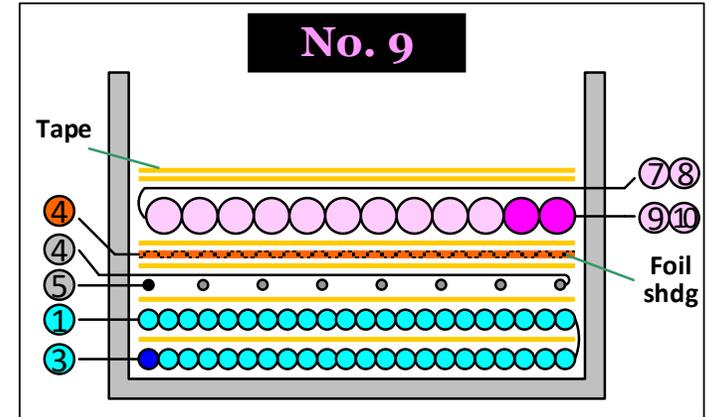
三明治/兩銅遮罩/外層輔繞



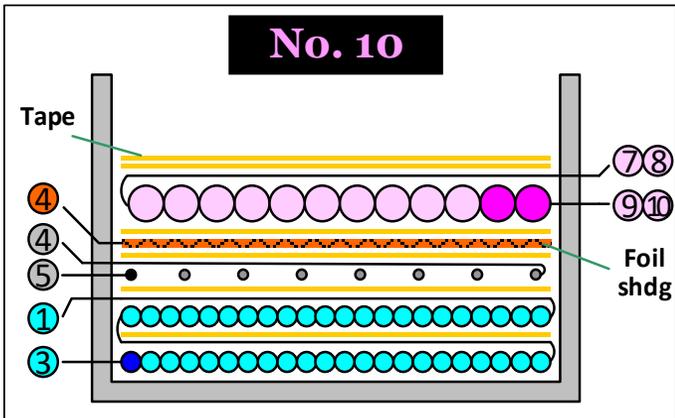
三明治/1+1/2銅遮罩/內層輔繞



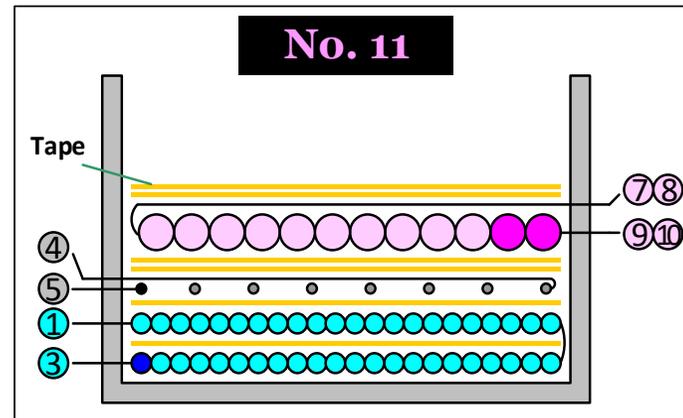
P/A/S 順序C繞/單銅遮罩



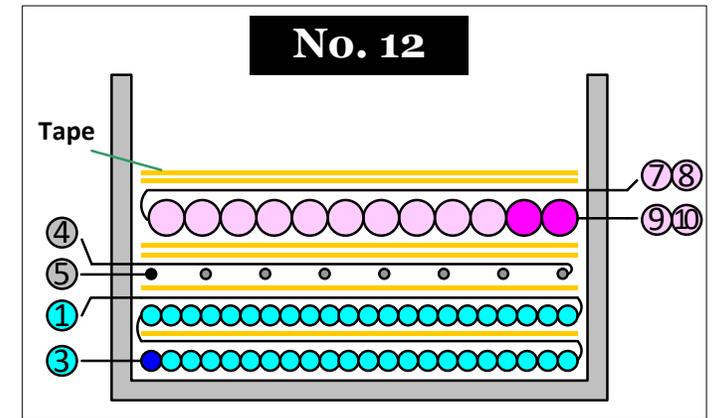
P/A/S 順序Z繞/單銅遮罩



P/A/S 順序C繞/無銅遮罩



P/A/S 順序Z繞/無銅遮罩



變壓器 # 1

X-Cap

104

Choke

ASU1202

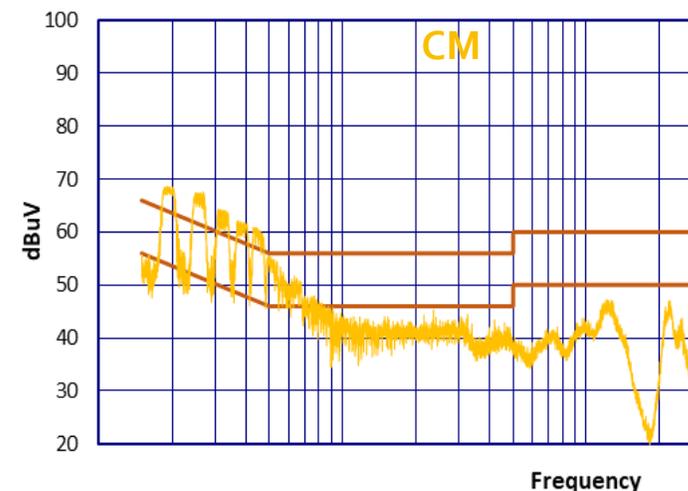
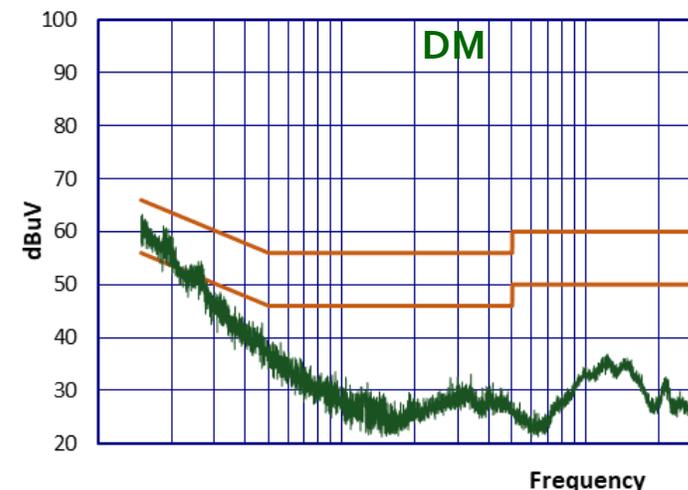
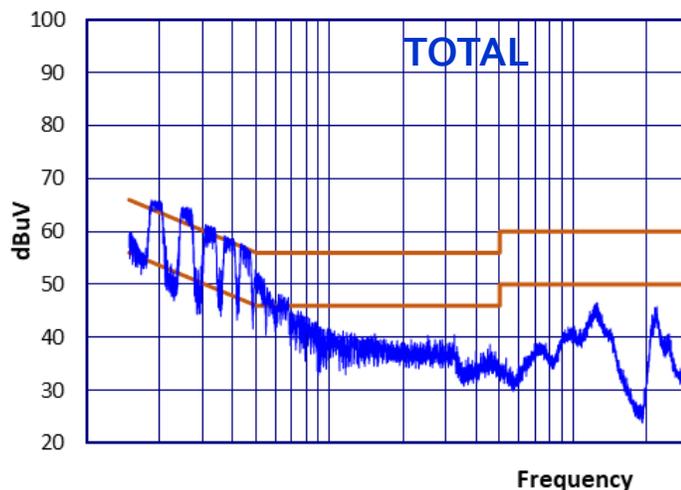
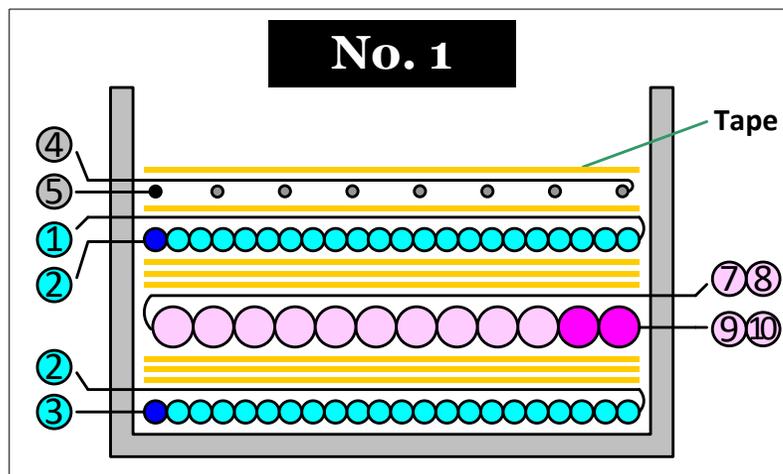
Y-Cap

222

RTN



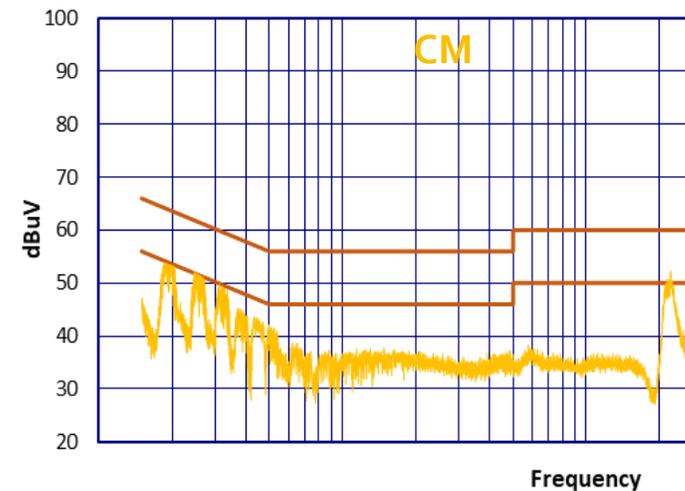
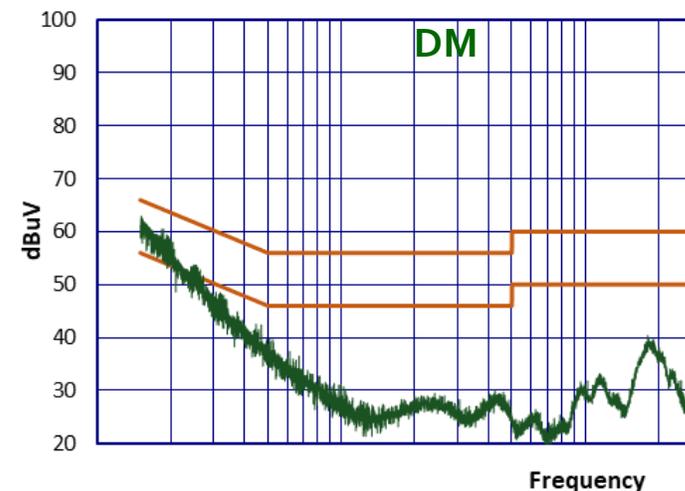
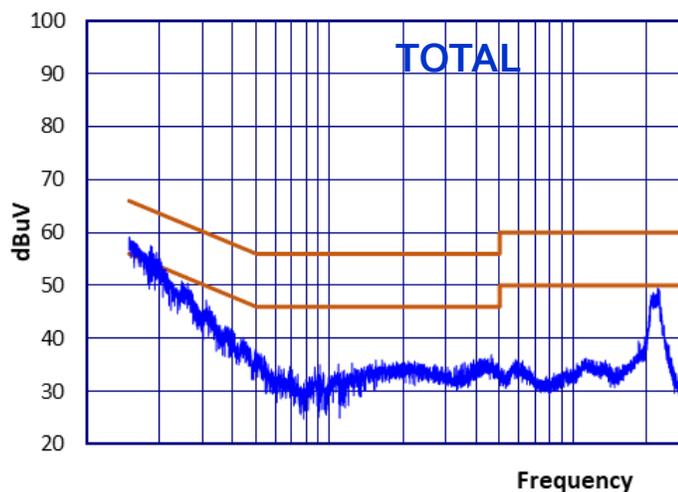
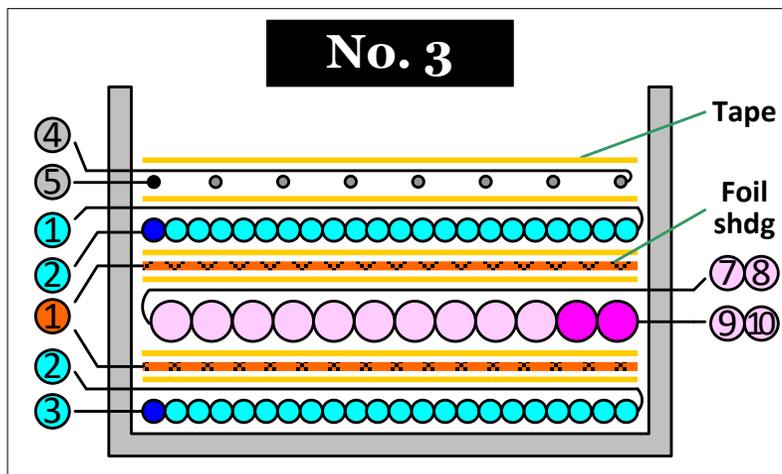
三明治/無銅遮罩/外層輔繞



- 三明治無銅遮罩，級間雜散電容大。即便裝上所有濾波器件，還是超標不少。
- CM 雜訊主宰了所有頻段(CM與總雜訊幾乎重疊)。
- DM EMI 低於QP法規線。(EMI掃描用PK, 以下同)

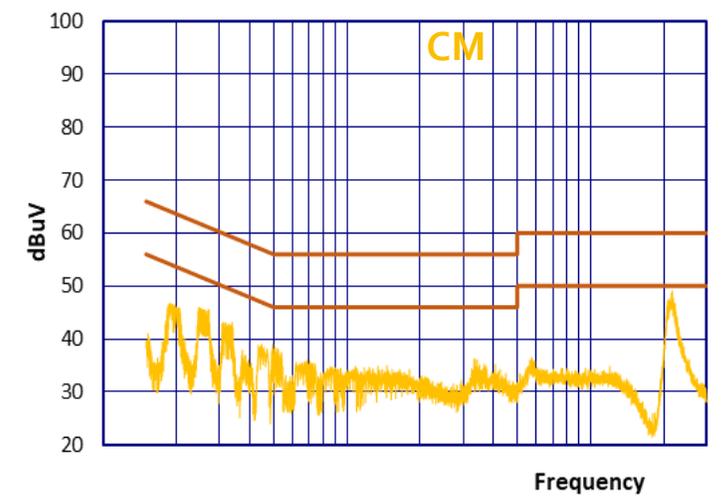
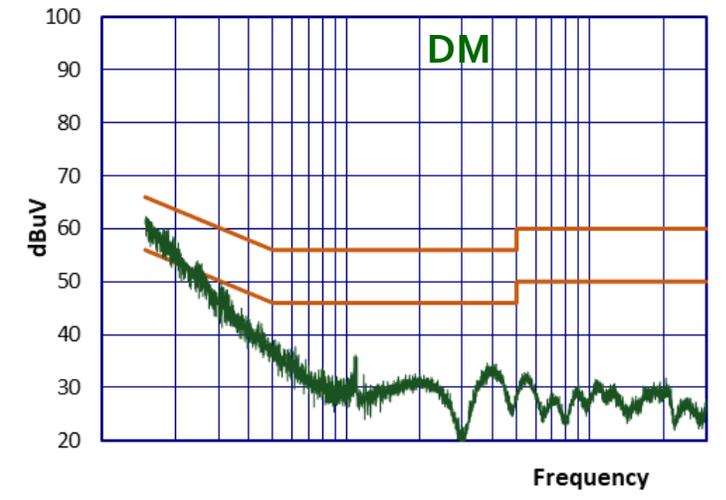
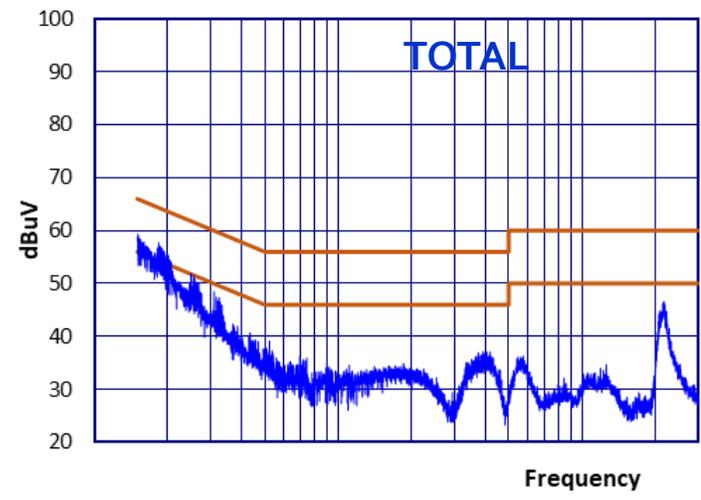
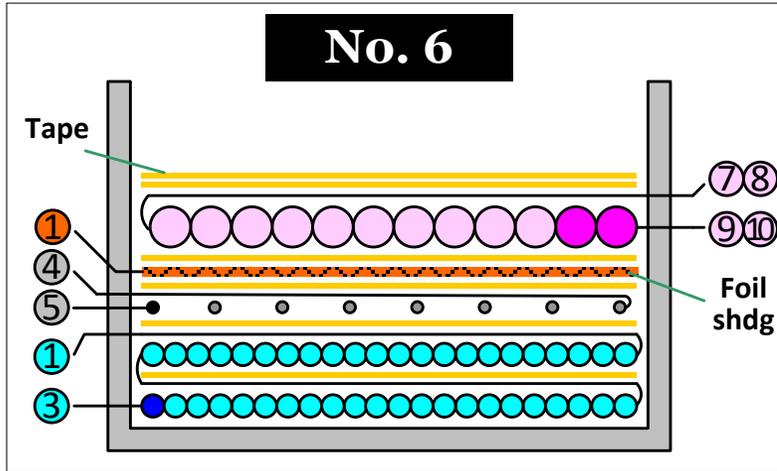
變壓器 # 3

三明治/兩銅箔遮罩/外層輔繞



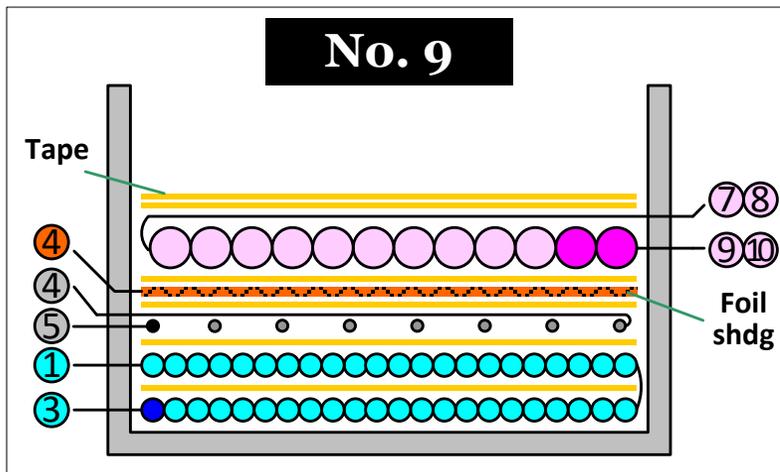
- 三明治兩個銅箔遮罩，大概有-15dB的表現 (與#1 比較)
- CM 雜訊主宰了所有頻段 (CM與總雜訊幾乎重疊)。
- DM EMI 與#1 差不多，如預期的低。

P/A/S 順序Z繞/單銅遮罩

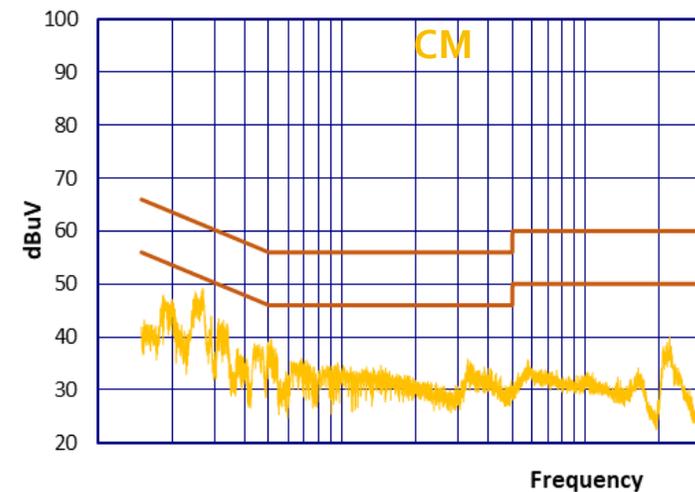
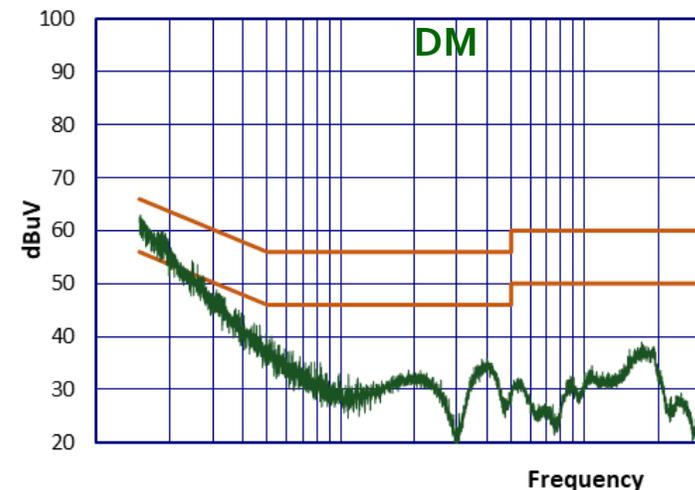
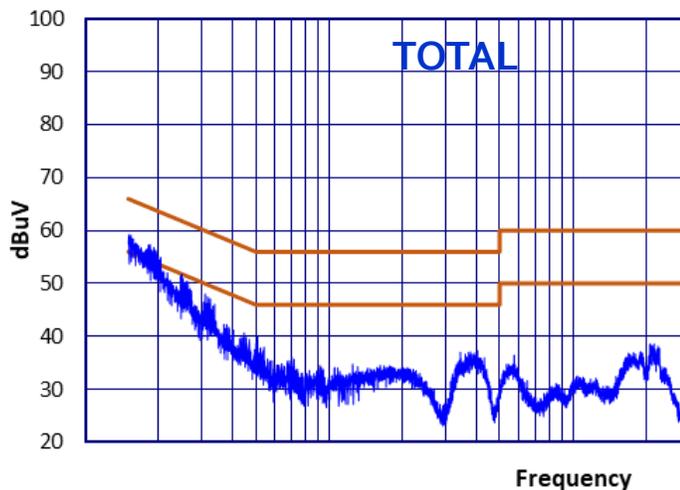


- PAS 順序繞/單層銅箔遮罩/Z型繞，有超過5dB 以上的裕量。
- 低頻段DM與CM幅值約略相同，高頻段 CM較高一些。
- DM EMI 如預期與 #3 同。

P/A/S 順序C繞/單銅遮罩



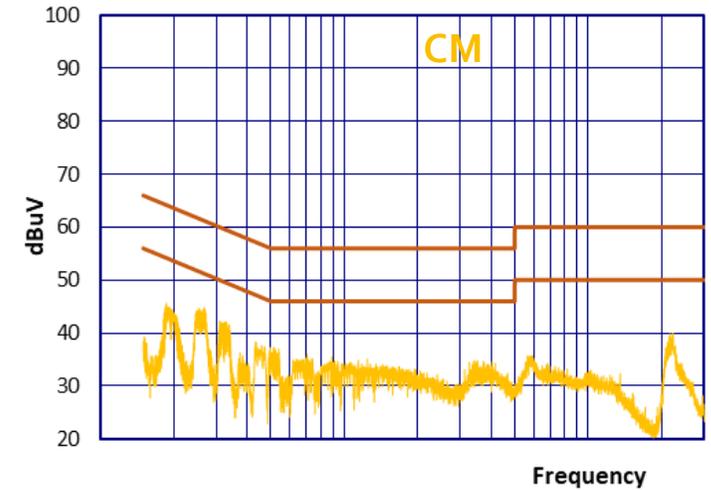
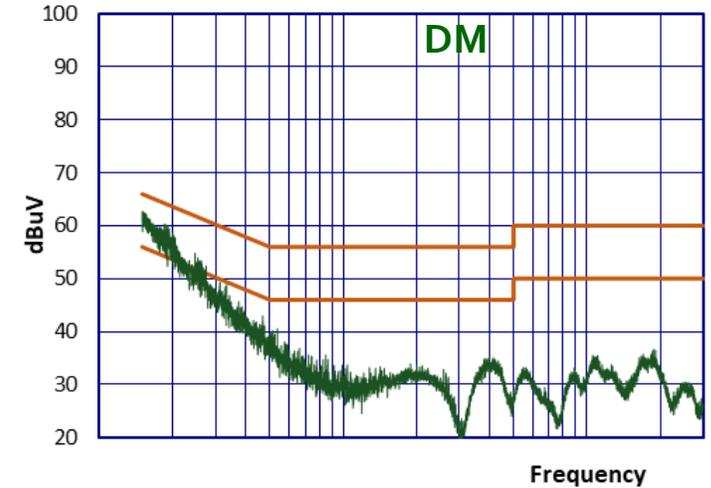
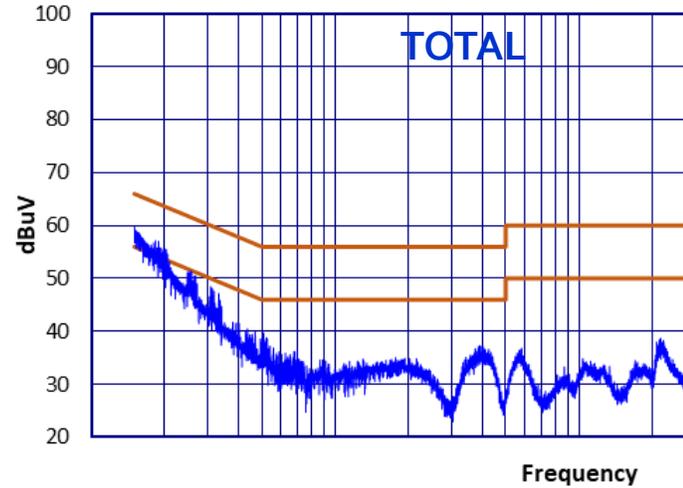
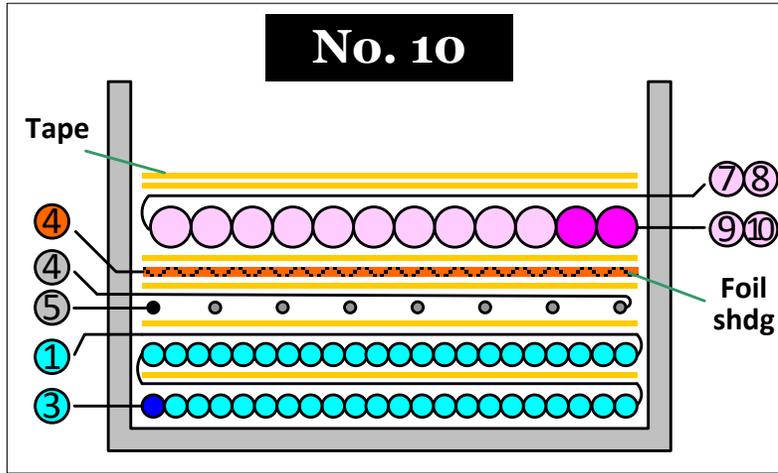
- PAS 順序繞/單層銅箔遮罩，銅遮罩接初級地輔繞地，有大約10dB 的裕量。
- DM與CM幅值約略相同，與 #6 差異不大。



變壓器 # 10

X-Cap	104	Choke	ASU1202	Y-Cap	222	RTN	⚡
-------	-----	-------	---------	-------	-----	-----	---

P/A/S 順序Z繞/單銅遮罩



- PAS 順序繞/單層銅箔遮罩/Z型繞，銅遮罩接初級地輔繞地，有大約10dB的裕量。
- CM / DM EMI 如預期與 #9 同。

變壓器 # 11

X-Cap

104

Choke

ASU1202

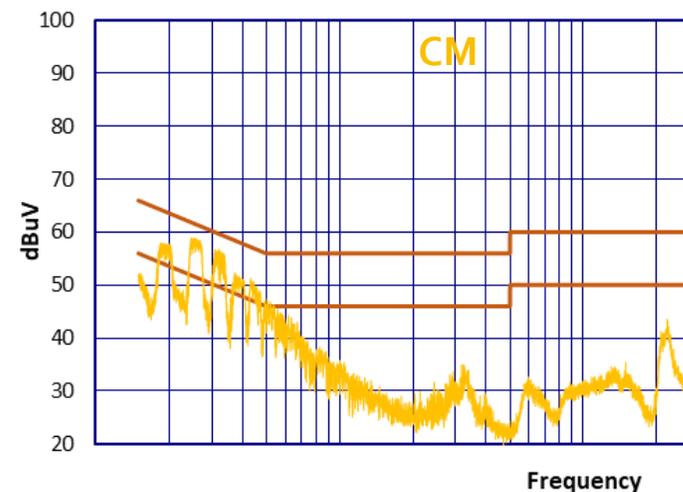
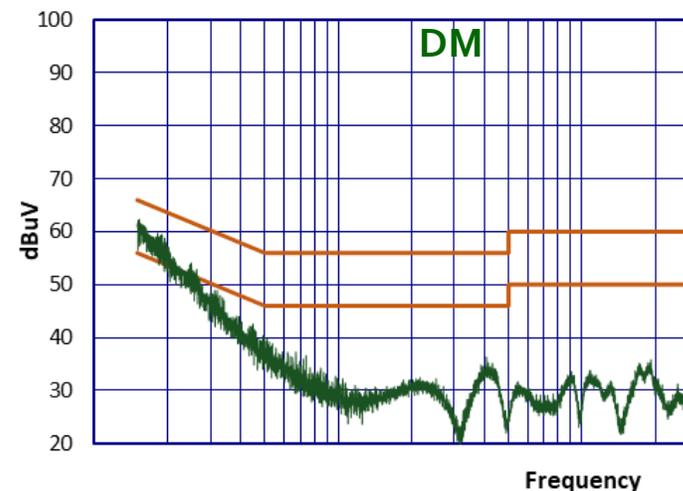
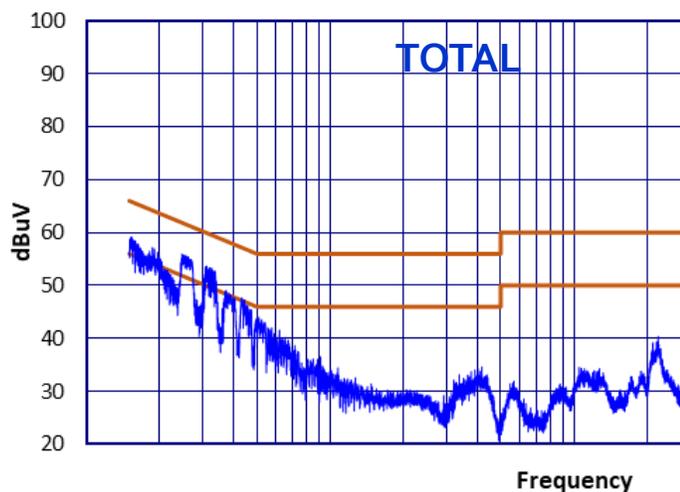
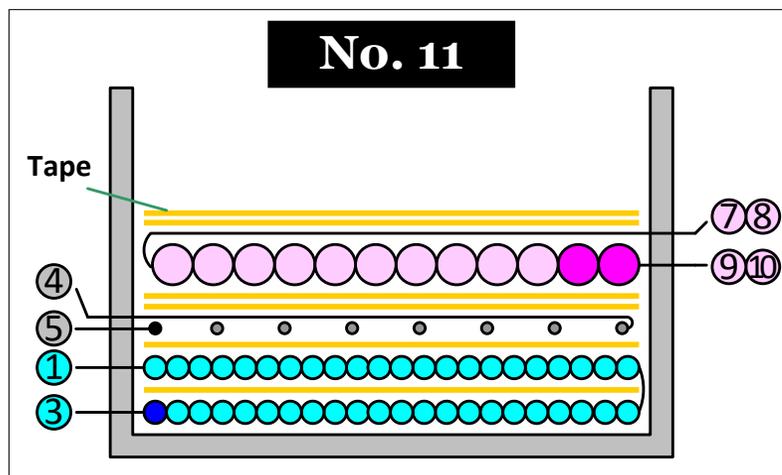
Y-Cap

222

RTN



P/A/S 順序C繞/無銅遮罩



- PAS 順序繞/無銅箔遮罩，雖可通過法規，裕量不大。
- 中頻段DM與CM幅值約略相同，低頻段CM較高一些。其餘與 #9 差異不大。
- DM EMI 如預期與 #9 同。

觀察小結 (變壓器繞法結構)

1. PAS順序繞/單銅箔遮罩EMI 表現最好(#6, #9, #10)。銅箔接HV或初級地、初級 C 繞或Z繞影響較小。
2. 三明治/雙銅箔遮罩效果次之(#3)，CM 雜訊主宰各頻段雜訊。
3. PAS順序繞/無銅箔遮罩效果又更差(#11)，CM 雜訊主宰各頻段雜訊。
4. 三明治/無銅箔遮罩效果最差(#1)，CM 雜訊超標許多。
5. DM 雜訊準位都差不多，表示變壓器繞法與DM 雜訊關係不大。

推論：

1. DM 雜訊與變壓器繞法無關。(與初級電感/大電容/差模濾波器有關)
2. 各變壓器有同樣的匝數/線徑/感量，唯一的差異僅在於繞線法與是否有銅箔遮罩。可以推論差別來自於變壓器級間的繞線雜散電容。

編碼準則 (變壓器 # 9, 輸入, 負載接地, Y 電容, X 電容, 濾波電感)

- Code 1 : Transformer (No. 1 – 12) : 0 – C (Hexadecimal)
- Code 2 : Input Voltage; 230V/50Hz = H ; 115V/60Hz = L
- Code 3 : Secondary Return Grounded; Grounded = **G** ; Ungrounded = **N**
- Code 4 : Y-CAP ; No-Y = **0** ; 471 = **1** ; 102 = **2** ; 222 = **3**
- Code 5 : X-CAP ; No-Cx = **0** ; 104 = **1** ; 224 = **2**
- Code 6 : Choke ; No Choke = **0** ; ASU1202 = **1** ; T201010 = **2** ; DR0810 = **3** ; DR0912 = **4** ; T6826A = **5** ; ASU1205 = **X** ; T6826A* 2 = **Y**
- Code 7 : Combined Noise = **T** ; DM = **D** ; CM = **C**

EX: 9LG321 Transformer No. = 9, Input Voltage = 115Vac, Output Return Grounded, Y-Cap = 222, X-Cap = 224, Choke = ASU1202 Hybrid

變壓器 # 9

9LN000

X-Cap

none

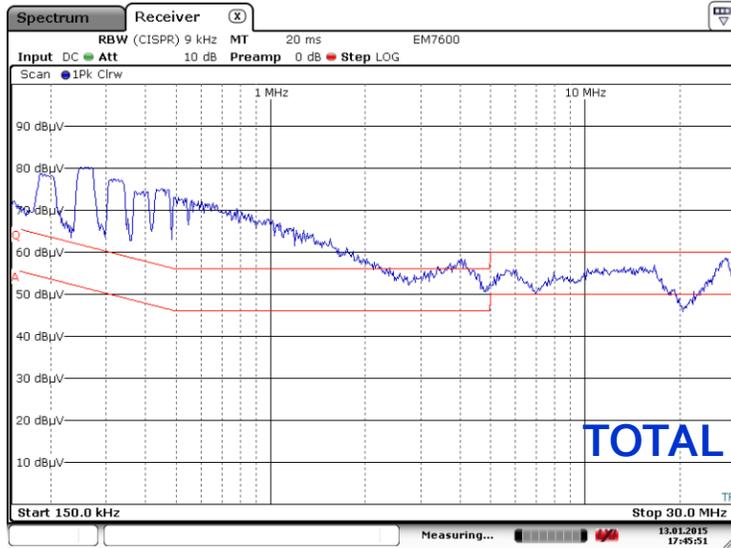
Choke

none

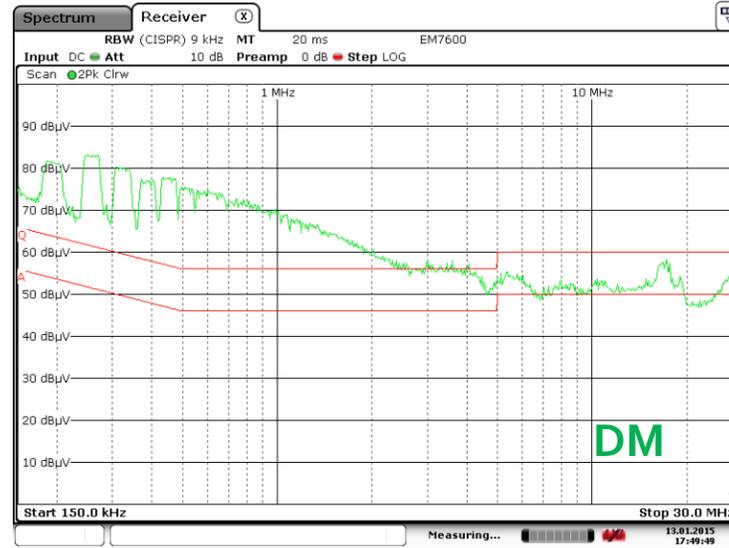
Y-Cap

none

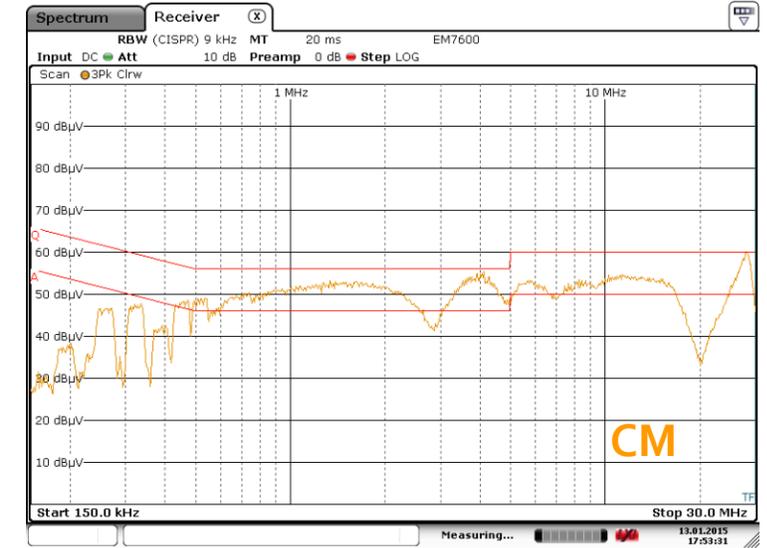
RTN



Date: 13.JAN.2015 17:45:51



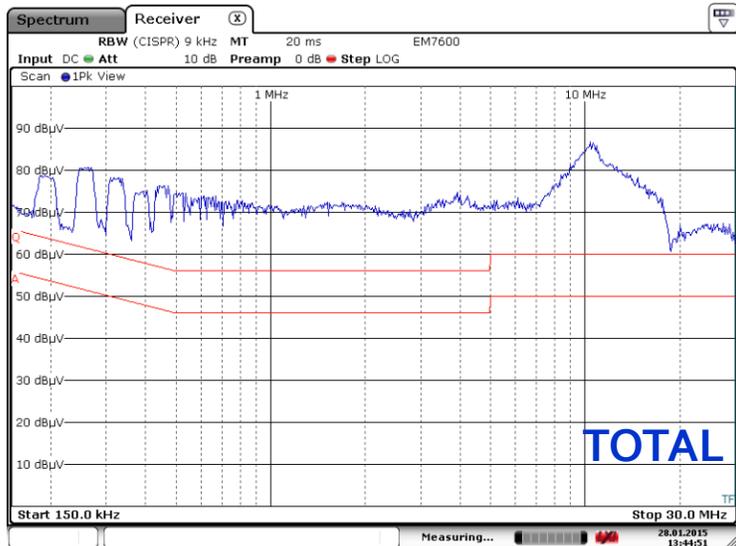
Date: 13.JAN.2015 17:49:49



Date: 13.JAN.2015 17:53:31

不裝輸入濾波器、Y電容，負載不接地

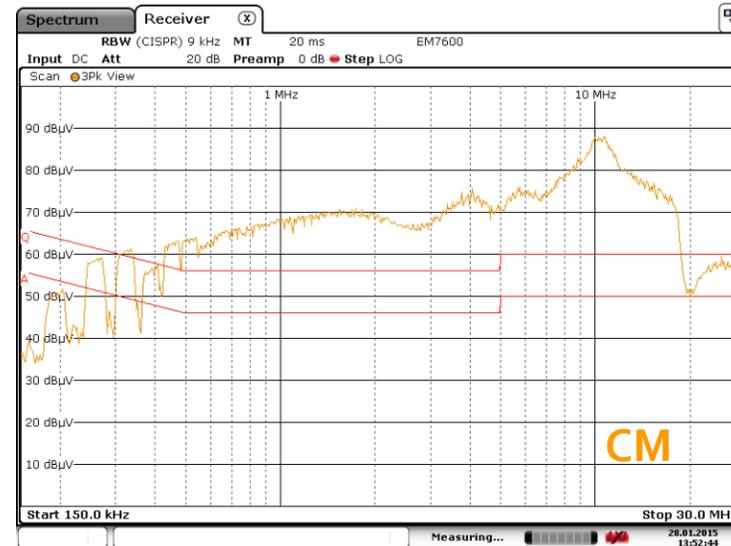
- 由於共模雜訊電流沒有低阻抗通路，所以CM雜訊低。
- 由於沒有差模濾波器，所以DM雜訊很高，約等於總雜訊。
- 從上圖可以觀察到抖頻效應，在低頻段，約莫可降低 10 B。要通過法規，雜訊至少必須再衰減 20 dB以上。



Date: 28.JAN.2015 13:44:51



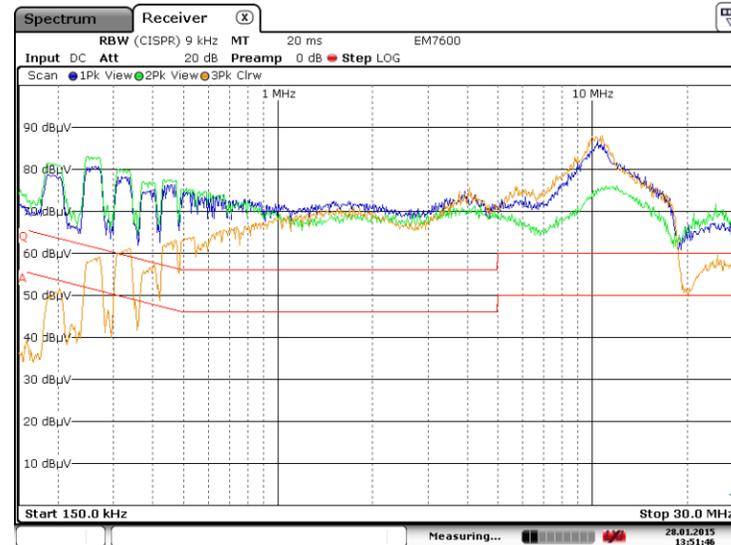
Date: 28.JAN.2015 13:47:27



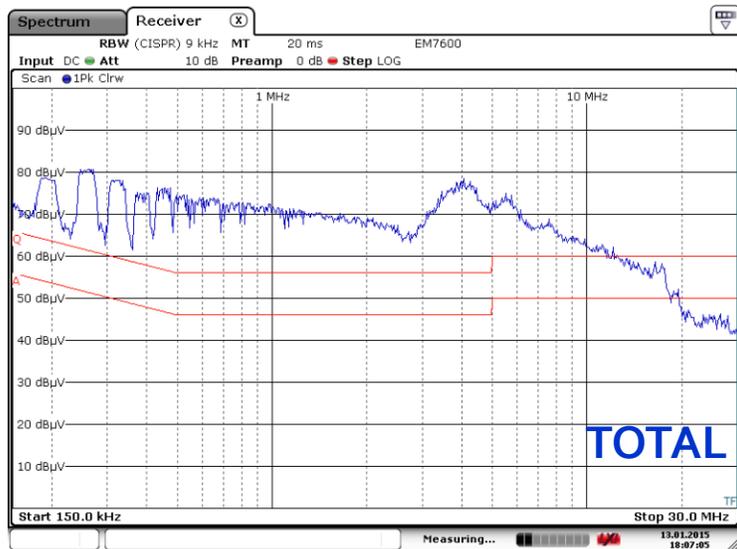
Date: 28.JAN.2015 13:52:44

不裝輸入濾波器和Y電容，負載接地

- 由於共模雜訊電流有低阻抗通路，所以CM雜訊變得很高，特別在高頻段。
- 由於沒有差模濾波器，所以DM雜訊很高。在中高頻段比負載接地高出許多。
- 概略的說，總雜訊的低頻段由DM主宰，高頻成份主要由CM主宰。



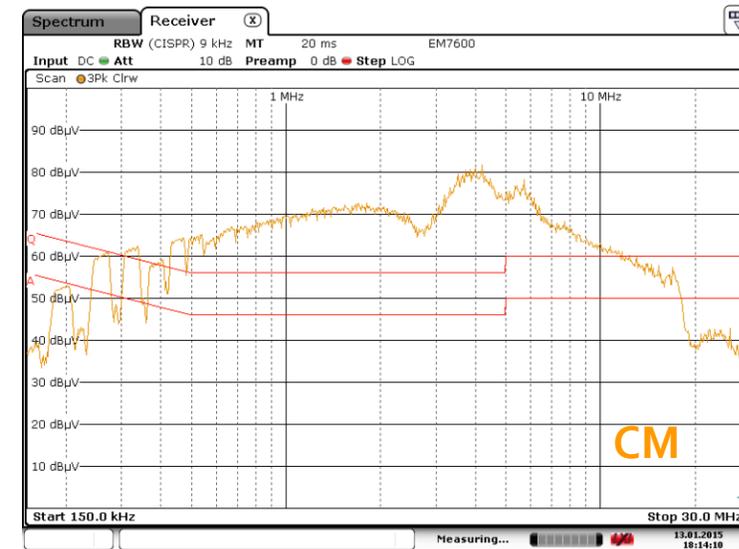
Date: 28.JAN.2015 13:51:46



Date: 13.JAN.2015 18:07:05



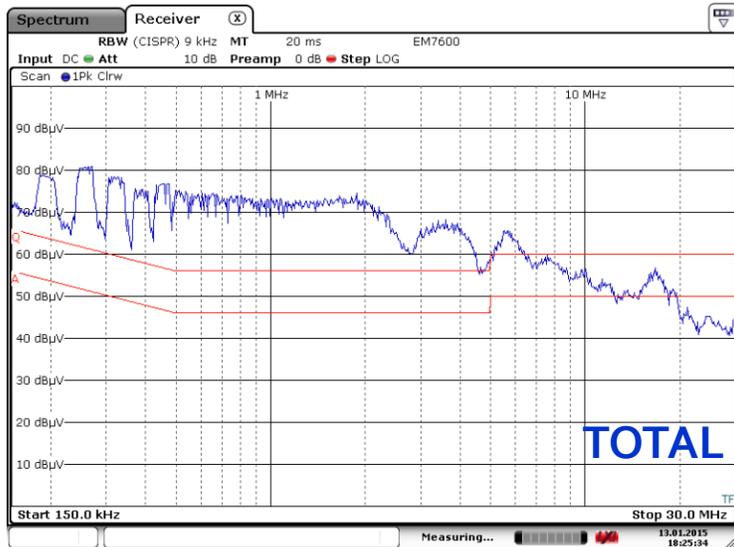
Date: 13.JAN.2015 18:11:23



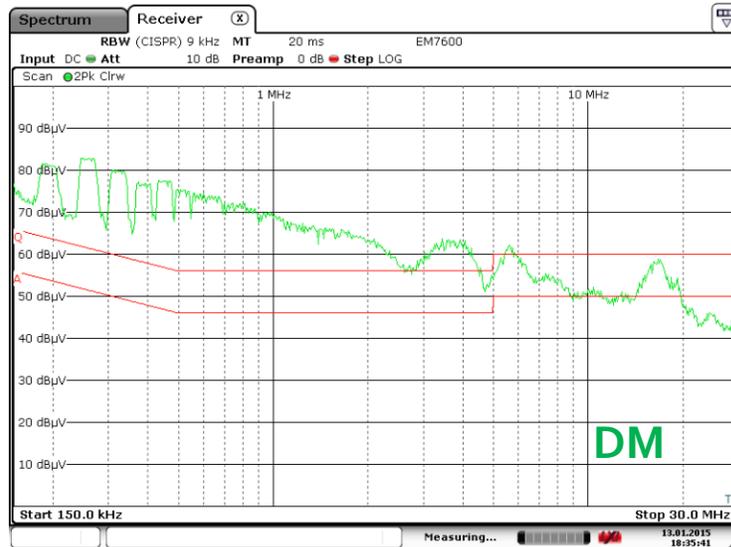
Date: 13.JAN.2015 18:14:10

不裝輸入濾波器， $Y = 470 \text{ pF}$ ，負載接地

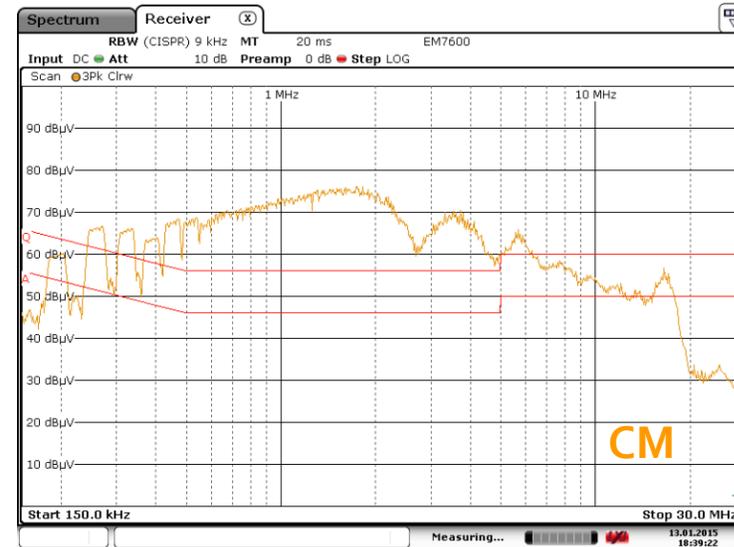
- 雖然負載接地，共模雜訊電流有低阻抗通路，但Y 電容起了內部雜訊分流的作用，在高頻段有明顯降低。
- 由於沒有差模濾波器，所以 DM 雜訊很高。在中高頻段比負載接地高出許多。
- 總雜訊的低頻段由 DM 主宰，高頻成份主要由CM 主宰。



Date: 13.JAN.2015 18:25:34



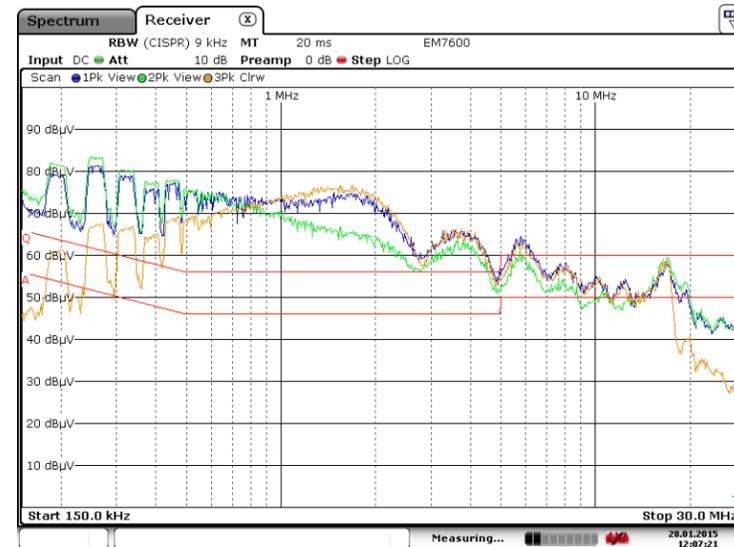
Date: 13.JAN.2015 18:35:41



Date: 13.JAN.2015 18:39:22

不裝輸入濾波器，Y = 2200 pF，負載接地

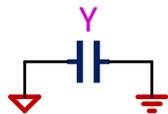
- 加大Y 電容，CM 雜訊在高頻段有更明顯降低，甚至低於 DM 雜訊。
- 由於沒有差模濾波器，所以低頻 DM 雜訊很高。加大Y 電容對於 DM 雜訊影響不大。
- 總雜訊的低頻段由 DM 主宰，高頻成份主要由 CM 主宰。



Date: 28.JAN.2015 12:07:22

變壓器 # 9

9LG300Y



X-Cap

none

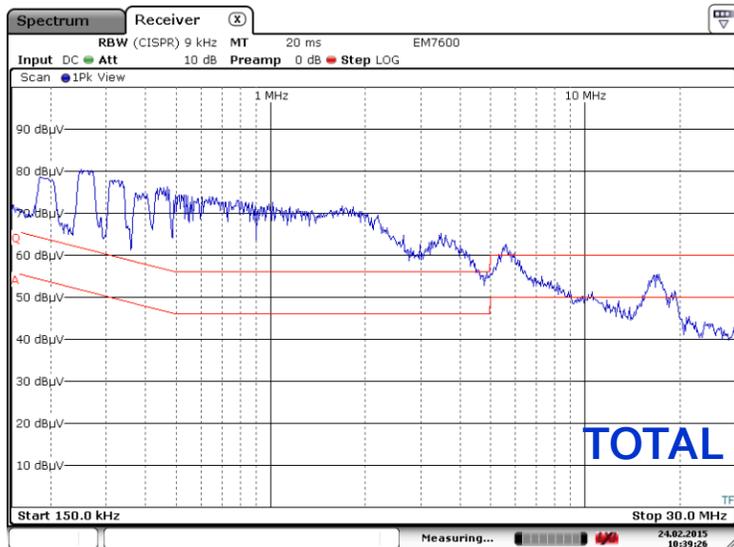
Choke

none

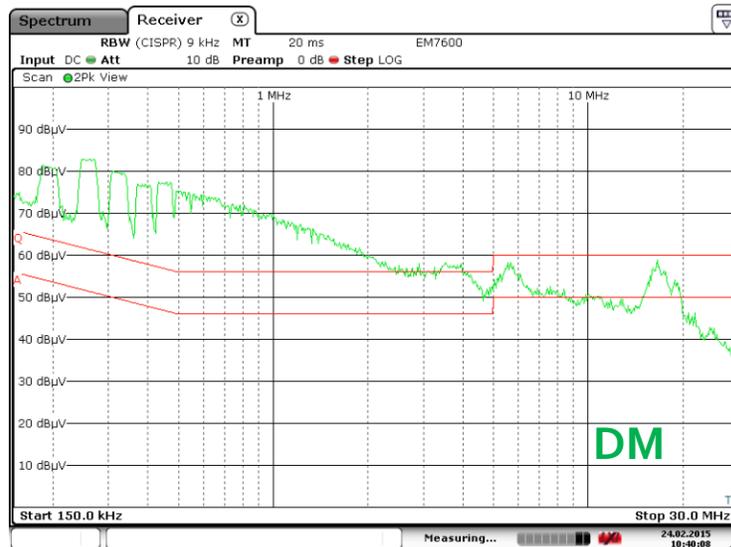
Y-Cap

222

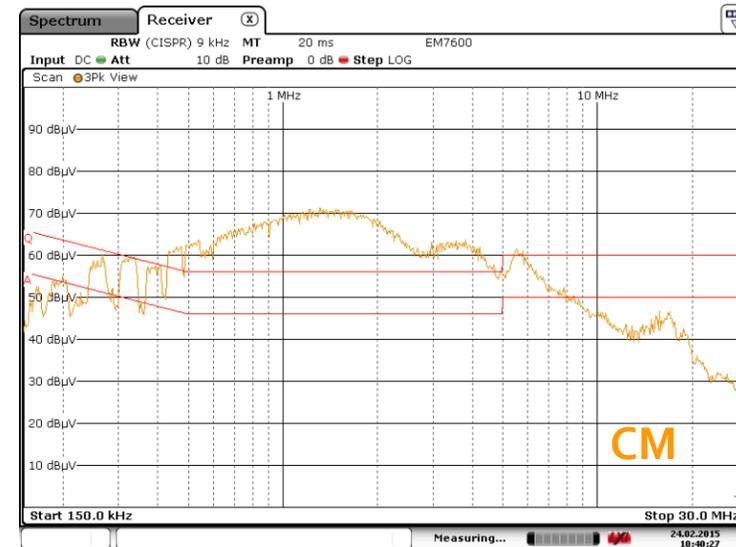
RTN



Date: 24.FEB.2015 10:39:26



Date: 24.FEB.2015 10:40:08



Date: 24.FEB.2015 10:40:27

不裝輸入濾波器， $Y = 2200 \text{ pF}$ (接在初次級地)，負載接地

- 因為方便 PCB 佈局，原本 Y 電容接在初級直流高壓 (HV)，改接在初級地，CM 雜訊在整個頻段都有些許降低。說明了濾波大電解電容雖形成交流短路，但並非理想。
- 加大 Y 電容以及 Y 電容接初級地對於 DM 雜訊影響不大。
- 總雜訊的低頻段由 DM 主宰，中高頻部份視 DM / CM 誰高誰主宰。

變壓器 # 9

9LG310

X-Cap

104

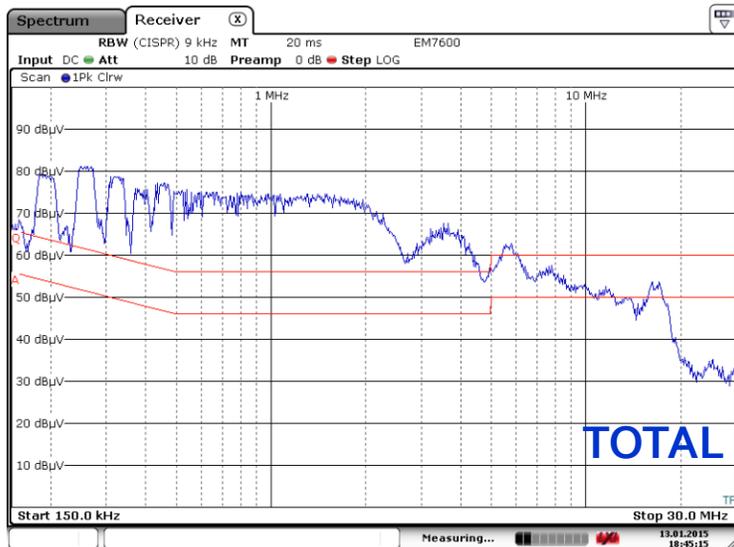
Choke

none

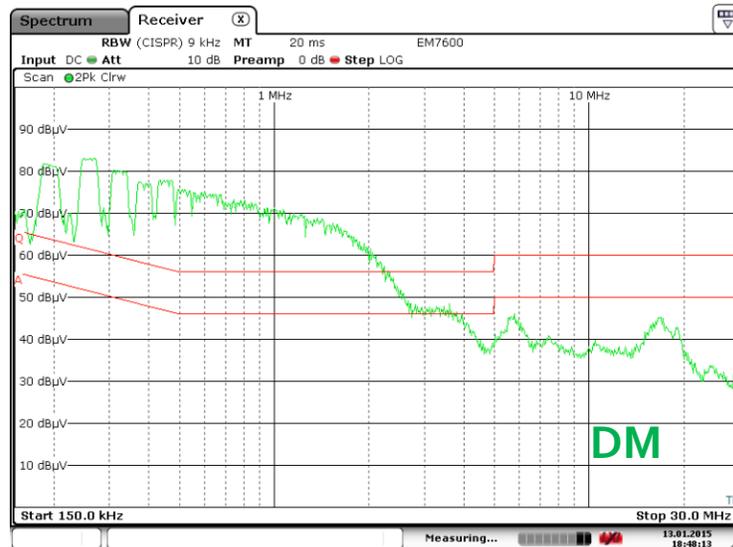
Y-Cap

222

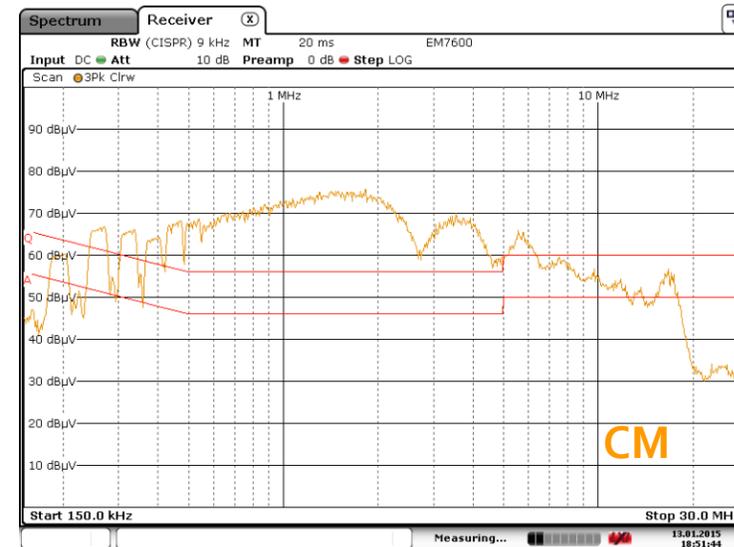
RTN



Date: 13.JAN.2015 18:45:15



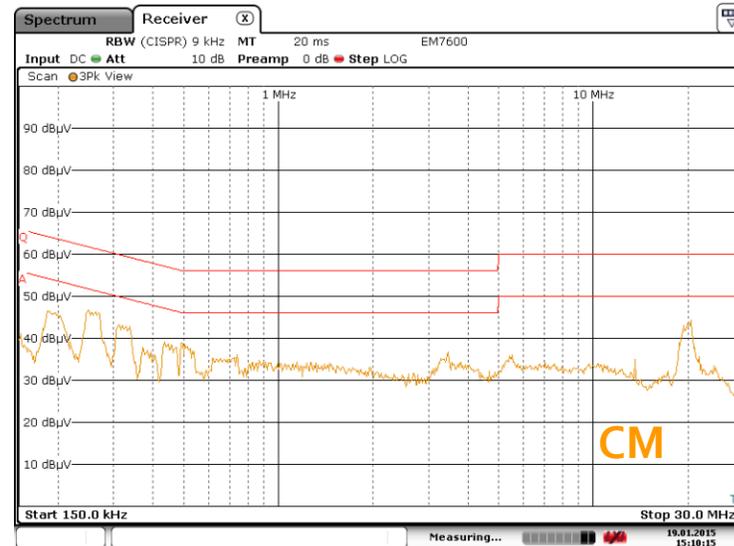
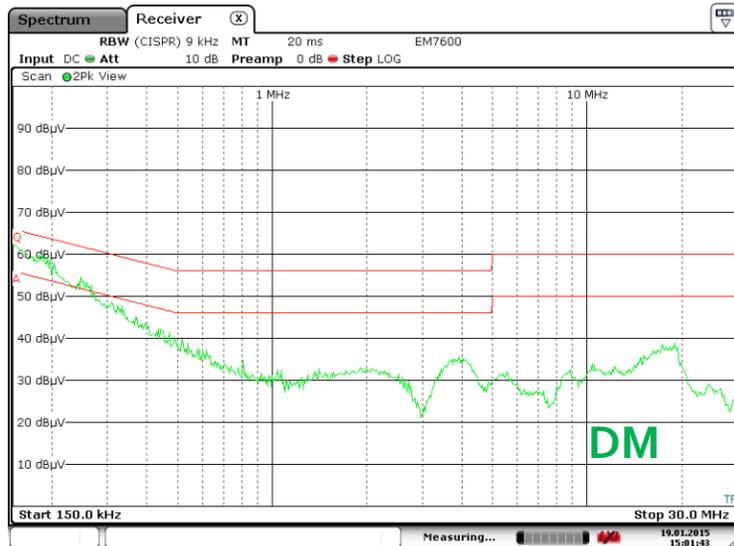
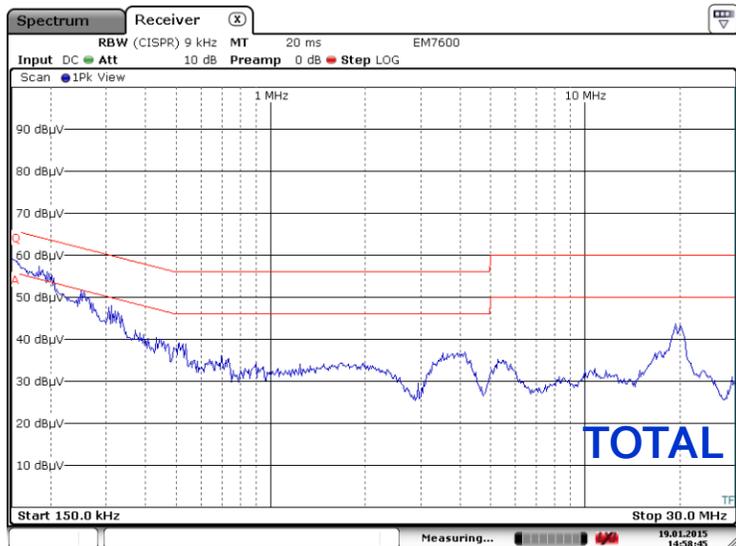
Date: 13.JAN.2015 18:48:13



Date: 13.JAN.2015 18:51:44

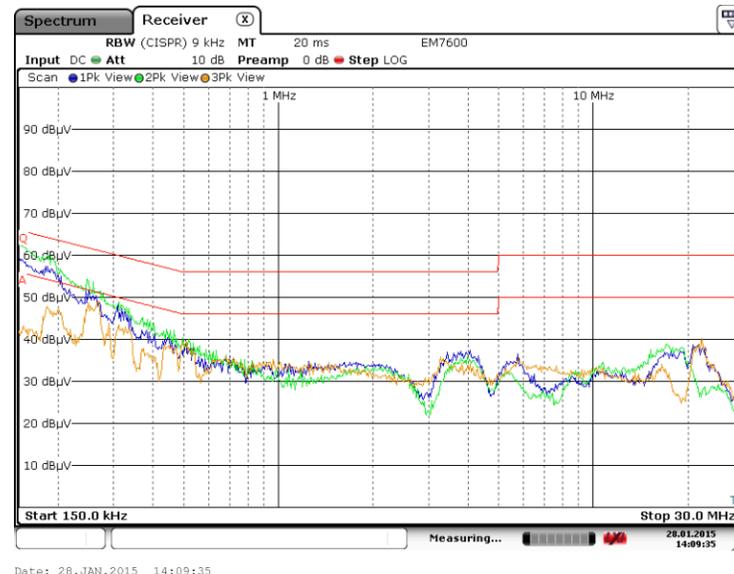
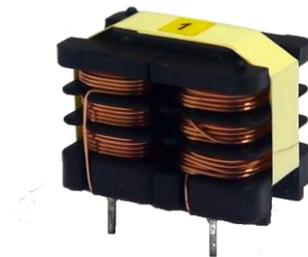
不裝輸入電感， $X = 0.1\mu\text{F}$ ， $Y = 2200\text{ pF}$ ，負載接地

- 比較 9LG300，X 電容純粹濾 DM 雜訊，對於 CM 幾乎沒有作用。
- DM 高頻段有明顯的降低，因為在高頻段 X 電容提供足夠低的差模阻抗，所以能濾掉高頻 DM 雜訊。
- 相對的，在低頻段，X 電容的阻抗大，對 DM 雜訊分流的效果不大。
- 總雜訊的低頻段由 DM 主宰，中高頻部份視 DM / CM 誰高誰主宰。



混成電感 ASU1202， $X = 0.1\mu\text{F}$ ， $Y = 2200\text{ pF}$ ，負載接地

- 完整的輸入濾波器與初次級間Y電容均裝上。
- 很明顯的共模電感和Y電容，提供CM雜訊很好的濾波條件，CM雜訊在所有頻段都很低(低於QP 15 dB 以上)
- 混成電感的差模電感與X電容形成二階的LC濾波，將低頻乃至中高頻DM雜訊都有效的濾除。(低於QP法規線將近 10 dB)。
- 總雜訊在各頻段都很低，DM與CM幅值相當，是一組很好的濾波組合。



變壓器 # 9

9HG311

X-Cap

104

Choke

ASU1202

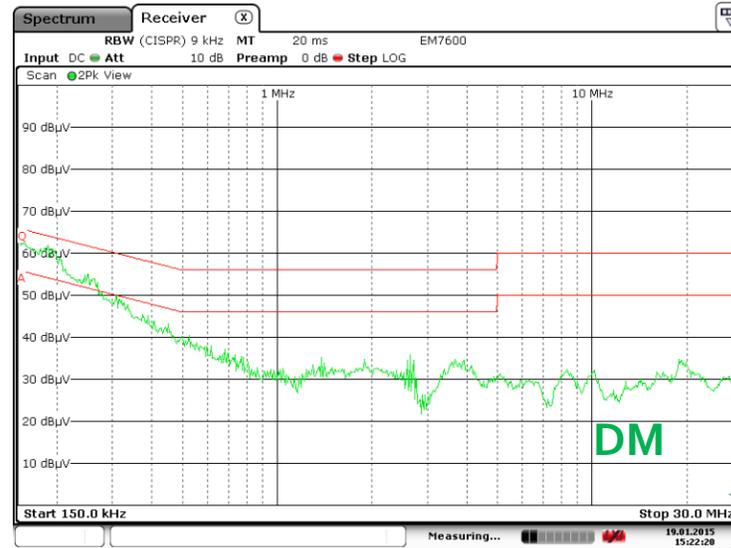
Y-Cap

222

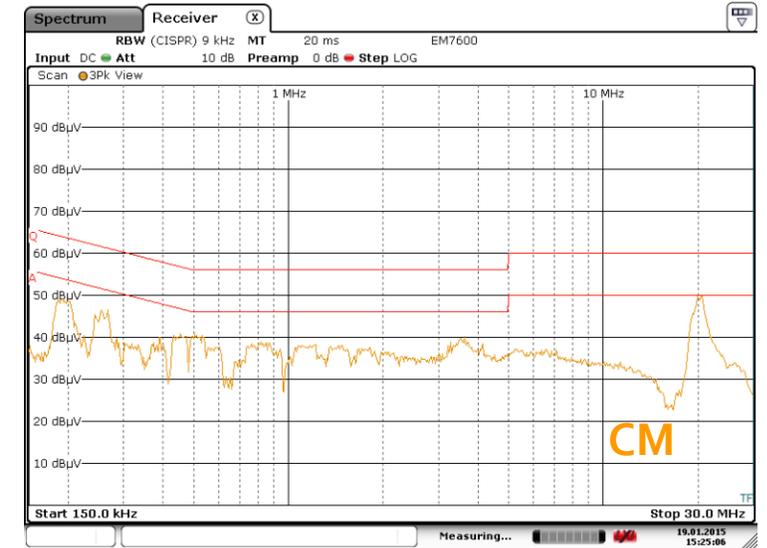
RTN



Date: 19.JAN.2015 15:14:56



Date: 19.JAN.2015 15:22:20



Date: 19.JAN.2015 15:25:06

混成電感 ASU1202 , $X = 0.1\mu\text{F}$, $Y = 2200\text{ pF}$, 負載接地

- 輸入電壓改為230V/50Hz , 輸入濾波器與初次級間Y電容均同上。
- 輸入電壓對於EMI 雜訊影響不大。為甚麼?
- 低頻 DM 雜訊頻譜 (初級電流)
- CM 雜訊源在於 V_{DS} (開關電壓)

		L_{DM}	L_{CM}
ASU1202	75T	220 μH	10mH
ASU1205	135T	670 μH	32mH

變壓器 # 9

9LG312

X-Cap

104

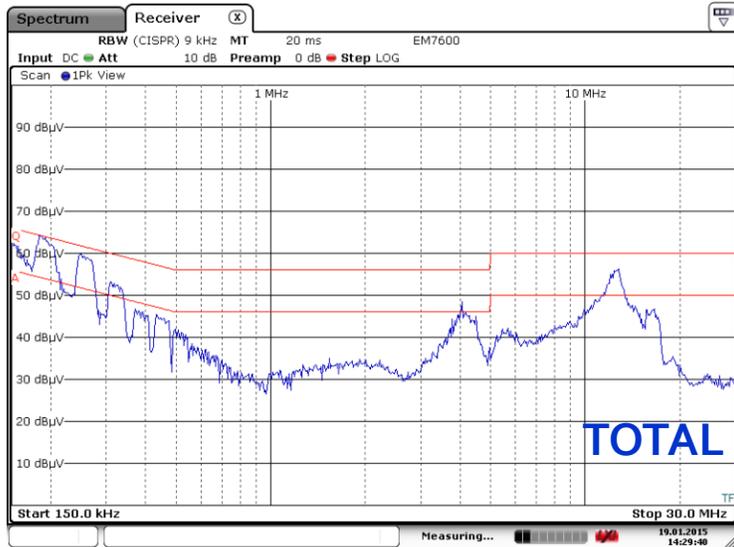
Choke

T201010

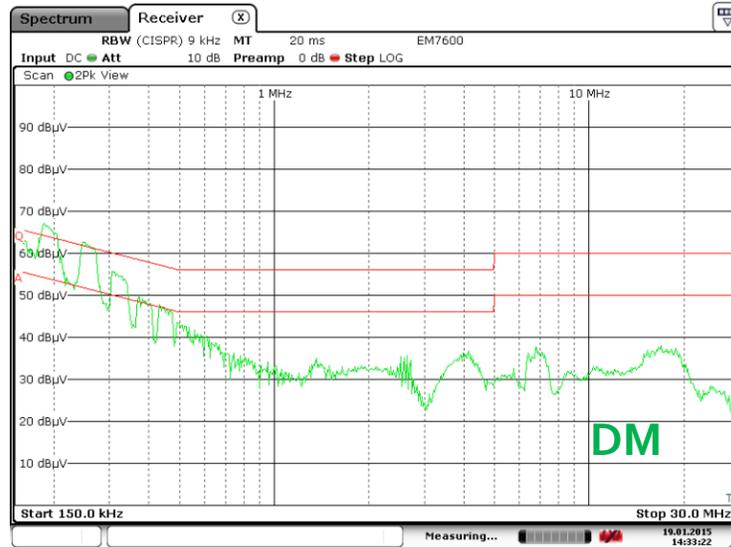
Y-Cap

222

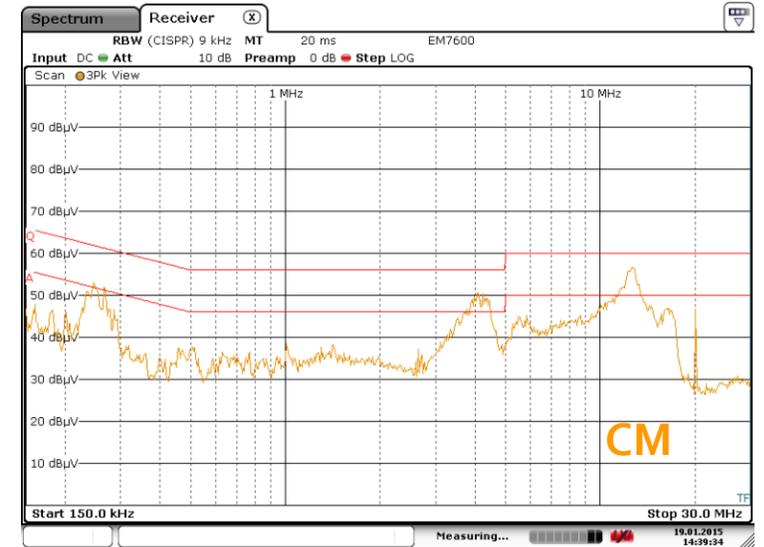
RTN



Date: 19.JAN.2015 14:29:39



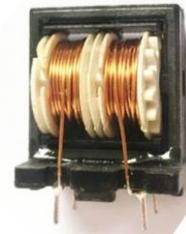
Date: 19.JAN.2015 14:33:21

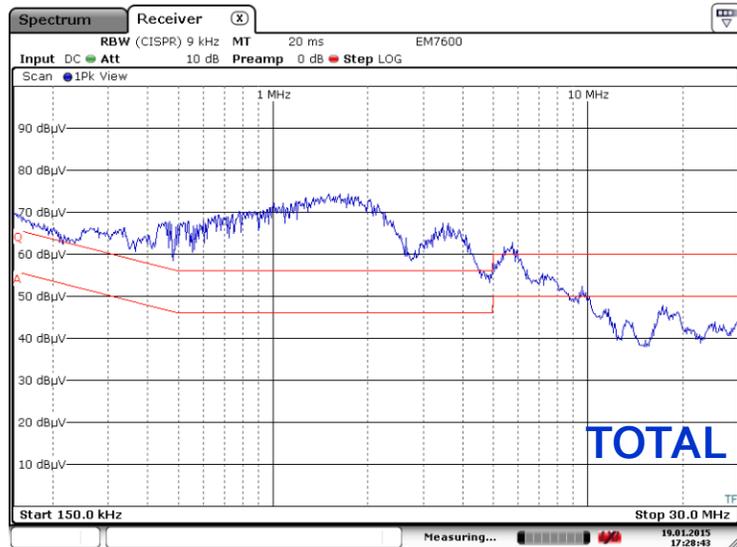


Date: 19.JAN.2015 14:39:34

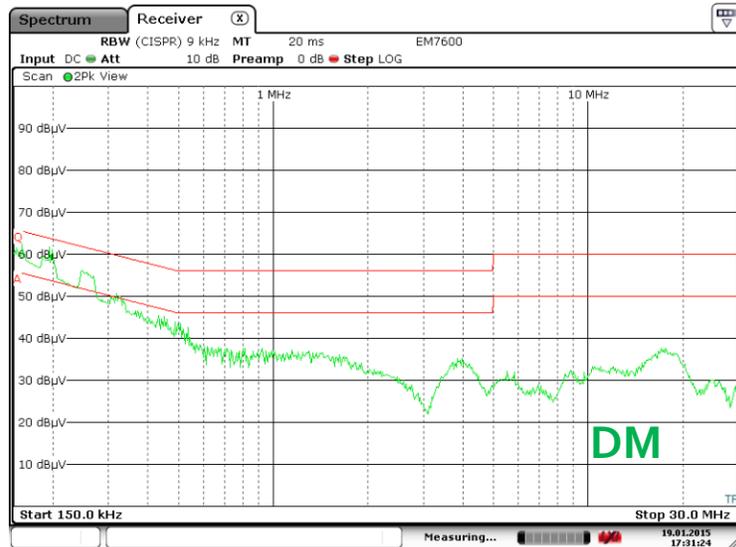
共模電感 T201010 (10mH) , X = 0.1µF , Y = 2200 pF , 負載接地

- 完整的輸入濾波器與初次級間Y電容均裝上。
- 很明顯的共模電感和Y電容，提供CM 雜訊很好的濾波條件，CM 雜訊被有效地抑制。
- 共模電感的的差模漏電感很低，雖可與X電容形成二階的LC濾波，但濾波不足。
- 總雜訊雖恰可通過法規，但顯然裕度不足。

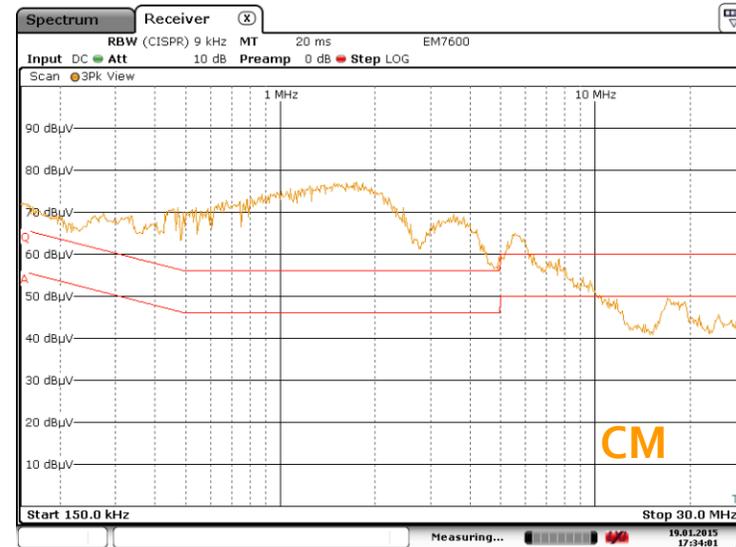




Date: 19.JAN.2015 17:28:43



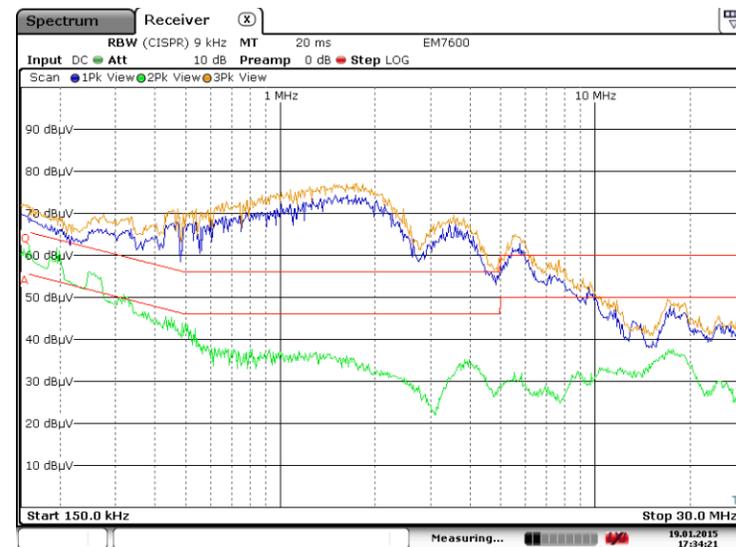
Date: 19.JAN.2015 17:31:24



Date: 19.JAN.2015 17:34:00

差模電感 DR0912 兩顆 ($50\mu\text{H} \times 2$), $X = 0.1\mu\text{F}$, $Y = 2200\text{ pF}$, 負載接地

- 差模電感雖能與X電容形成二階濾波，但僅能濾除 DM 雜訊。
- CM 雜訊光靠初次級Y 電容是不夠的。
- 很明顯的 CM 雜訊主宰了整個頻段的總雜訊。



Date: 19.JAN.2015 17:34:21

變壓器 # 9

9LG315

X-Cap

104

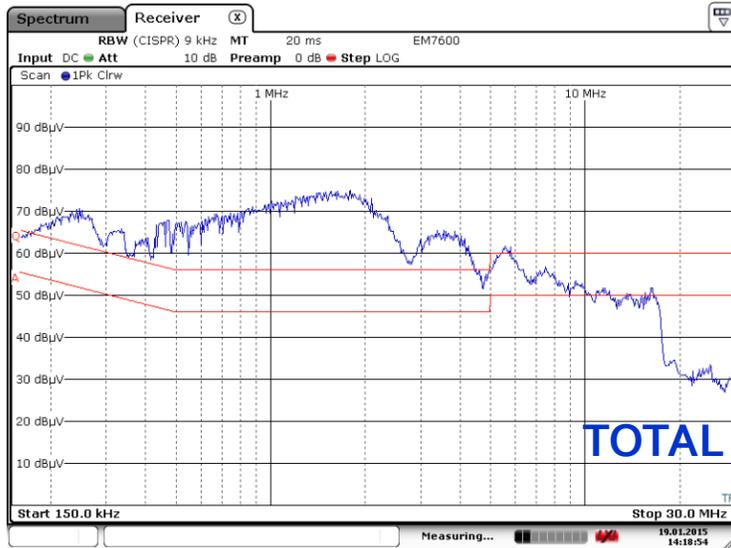
Choke

T6826A

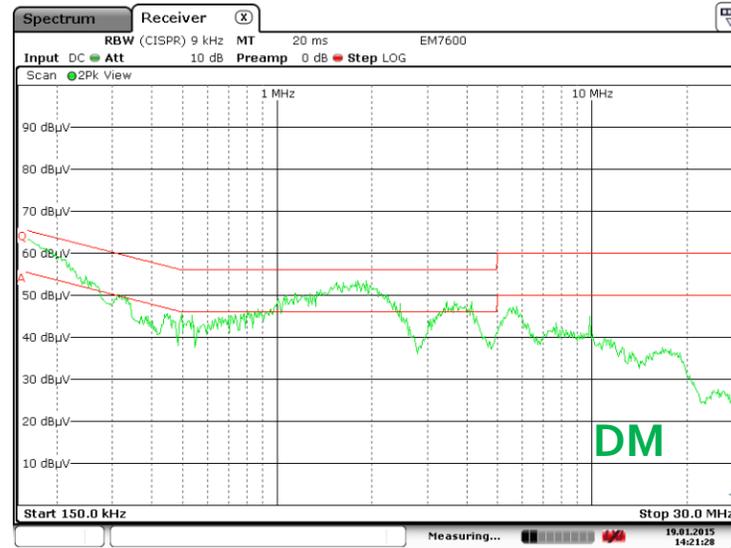
Y-Cap

222

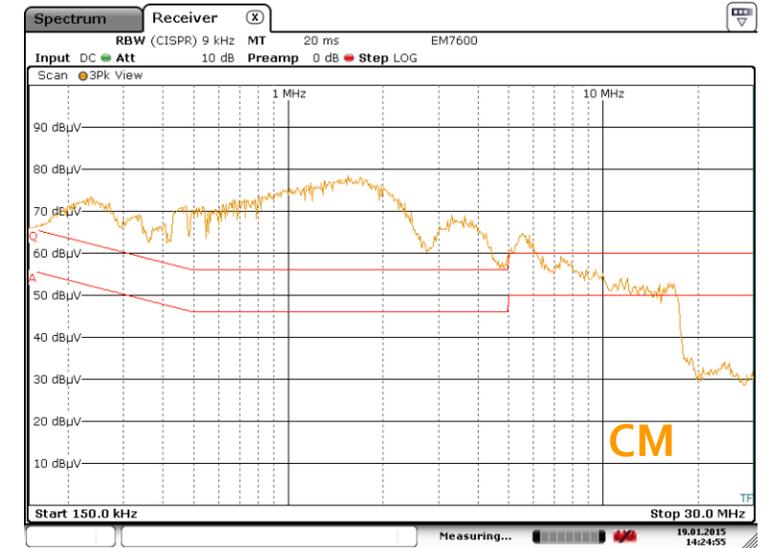
RTN



Date: 19.JAN.2015 14:18:53



Date: 19.JAN.2015 14:21:27

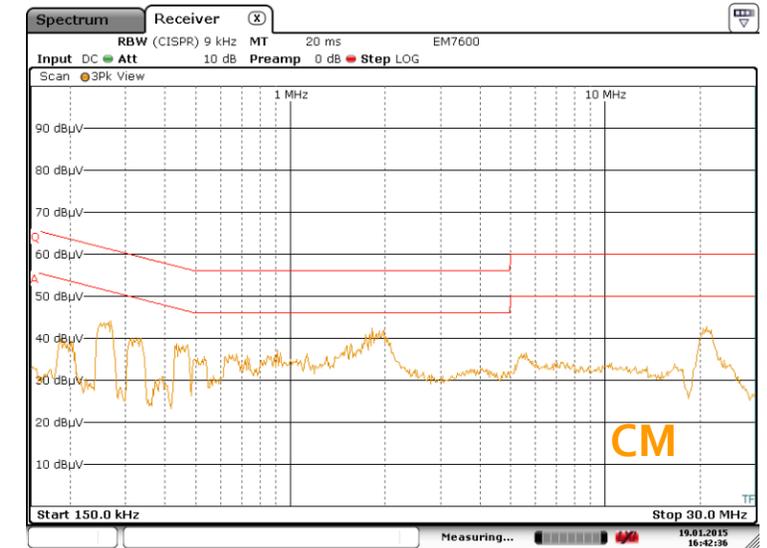
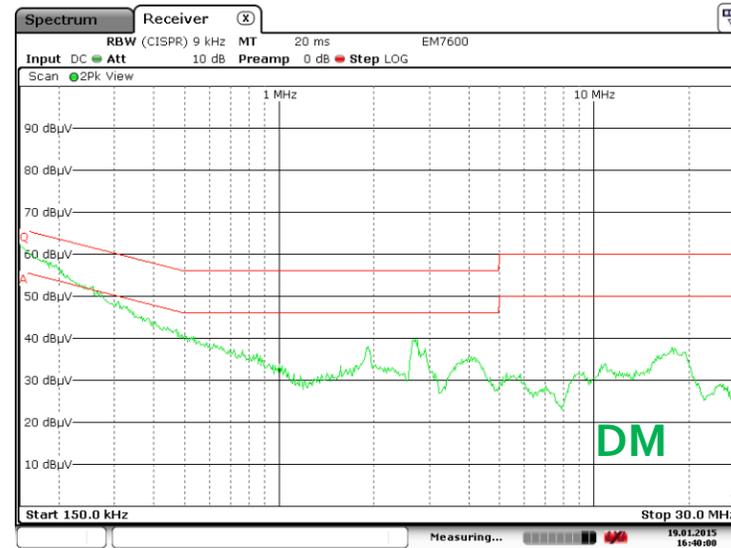
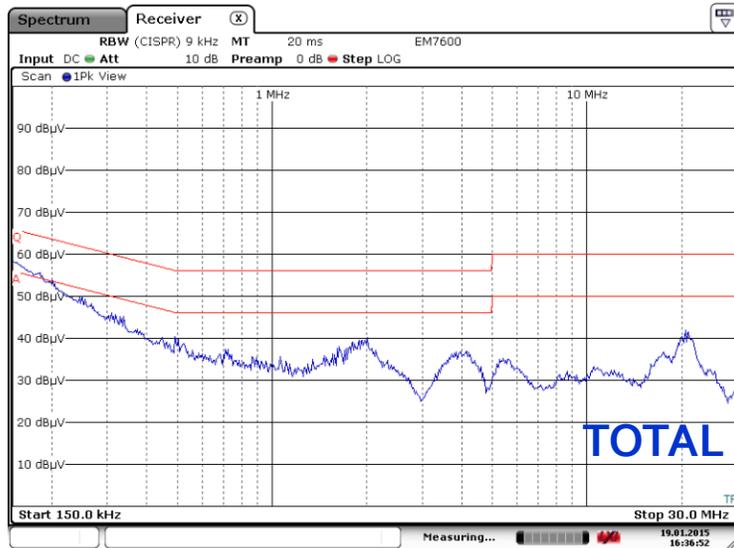


Date: 19.JAN.2015 14:24:55

差模電感 T6826A 兩顆($43\mu\text{H} \times 2$), , X = $0.1\mu\text{F}$, Y = 2200 pF ,

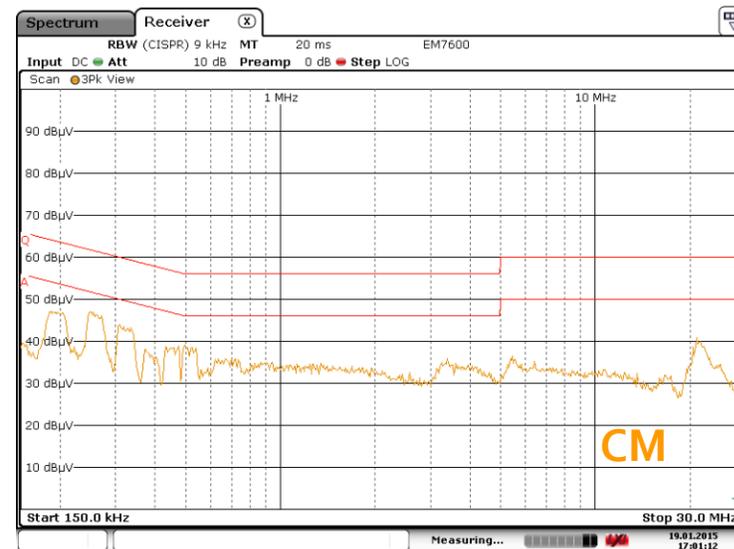
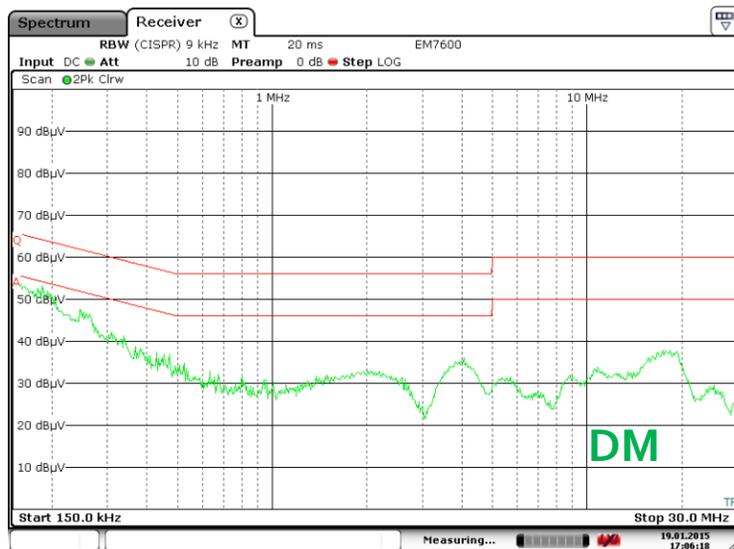
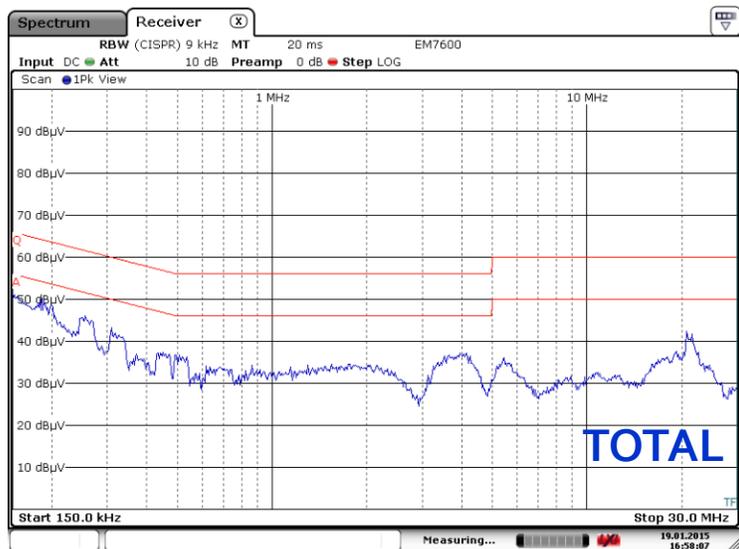


- 結果與裝DR0912 差不多 , 都只有濾除 DM 雜訊。
- CM 雜訊光靠初次級 Y 電容是不夠的。
- 很明顯的 CM 雜訊主宰了整個頻段的總雜訊。



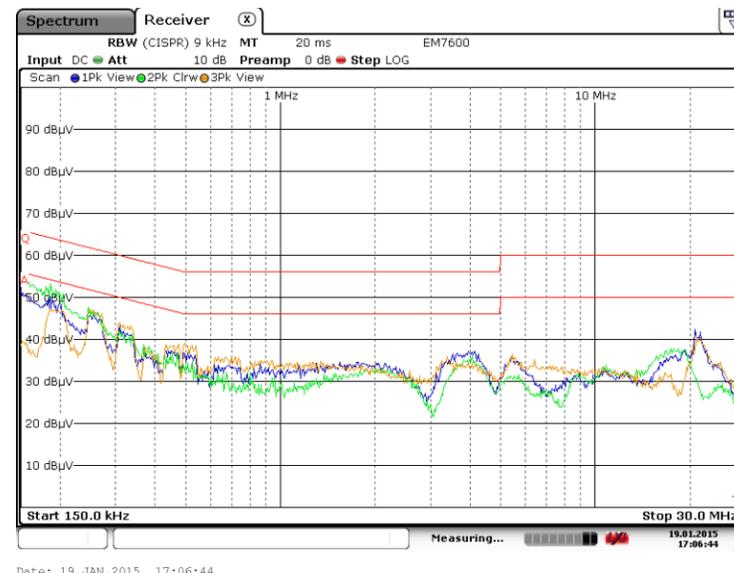
混成電感 ASU1205， $X = 0.1\mu\text{F}$ ， $Y = 2200\text{ pF}$ ，負載接地

- ASU1205 比 ASU1202 繞更多匝 (135 : 75)，相對共模電感與差模電感都高了很多。
- 一如預期，DM 與 CM 雜訊都能有效的濾除。但 CM 濾得太多，並不算是很好的方案。
- ASU1205 比起 ASU1202 有很明顯的缺點 (飽和電流，通過負載電流的能力)。



混成電感 ASU1202， $X = 0.22\mu\text{F}$ ， $Y = 2200\text{ pF}$ ，負載接地

- 完整的輸入濾波器與初次級間Y電容均裝上，相對 9LG311 僅加大X 電容。
- 很明顯的共模電感和Y電容，提供CM 雜訊很好的濾波條件，CM 雜訊在所有頻段都很低 (低於QP 15 dB 以上)
- 混成電感的差模電感與X電容形成二階的LC 濾波，將低頻乃至中高頻DM 雜訊都有效的濾除。(低於QP 法規線將近 15 dB)。
- 總雜訊在各頻段都很低，DM 與CM 幅值相當，是一組很好的濾波組合。



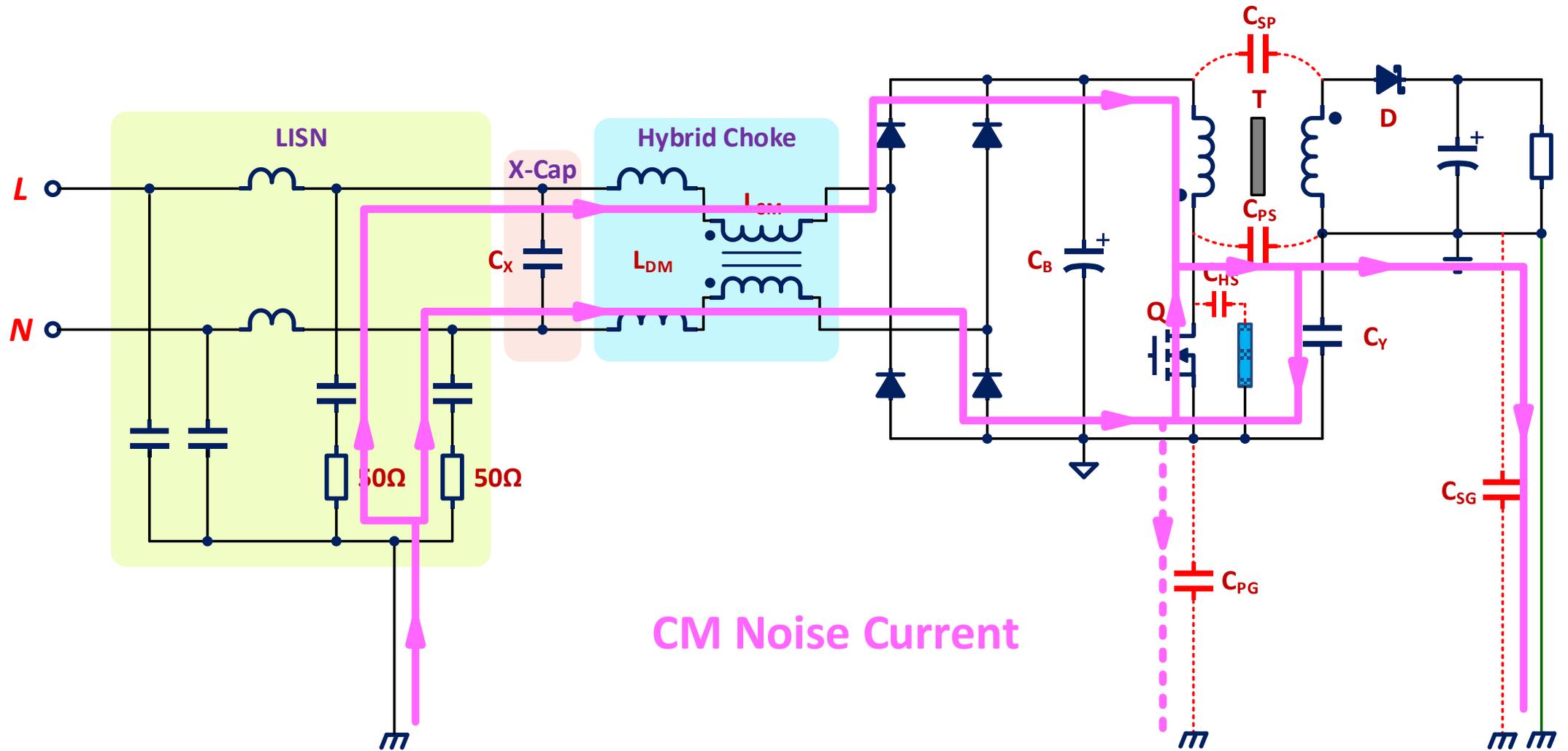
觀察小結 (#9 變壓器與濾波器)

1. 輸出回路地不接大地 (LISN GND)，則即便沒有濾波器，CM 雜訊也不高。反之，輸出接大地，共模雜訊有低阻抗路徑，幅值提高。
2. X 電容對 CM 雜訊沒有影響；在未裝混成共模電感下，僅對 1MHz 以上的 DM 雜訊有衰減作用。
3. 除去 Y 電容，整個頻段(特別低頻與高頻)的 CM 浮高。
4. 改變 Y 電容初級接點(HV 或初級地)對雜訊並沒有顯著影響。
5. 加大共模電感量，低頻的 CM 雜訊衰減更多，但不是主宰地位，整體 EMI 並無有多大影響。

推論：

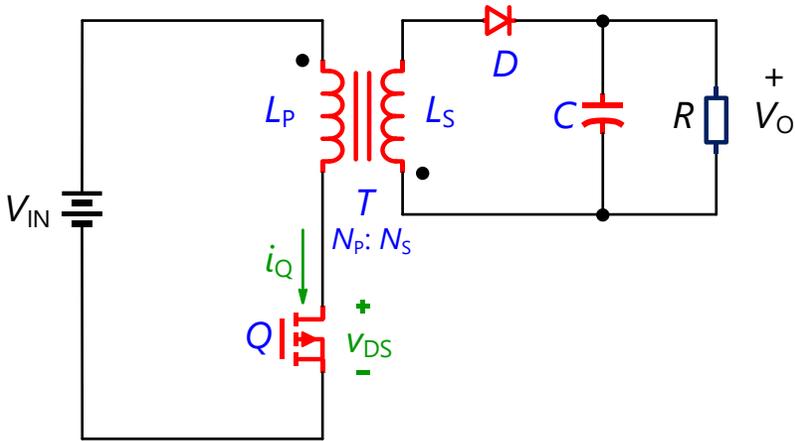
1. DM 雜訊與初級電感/大電容/差模濾波器關係確定。
2. Y 電容對於CM 雜訊的抑制很有關係，顯然與變壓器級間的繞線雜散電容大小有關。

共模雜訊產生與傳遞途徑

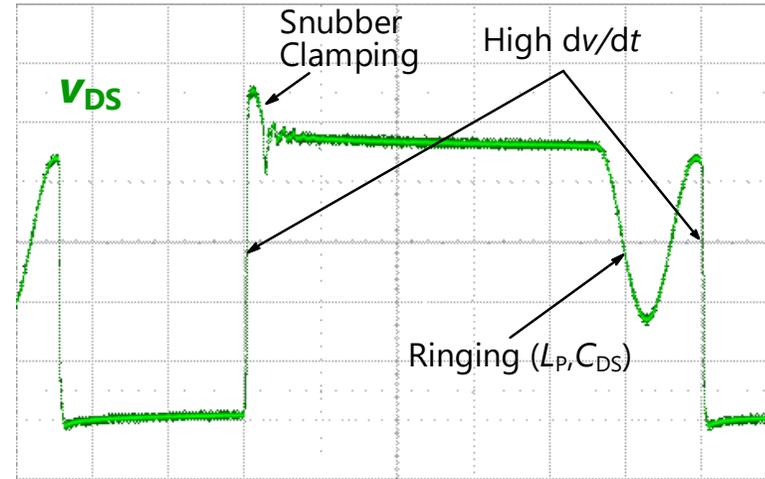


雜訊源的頻譜

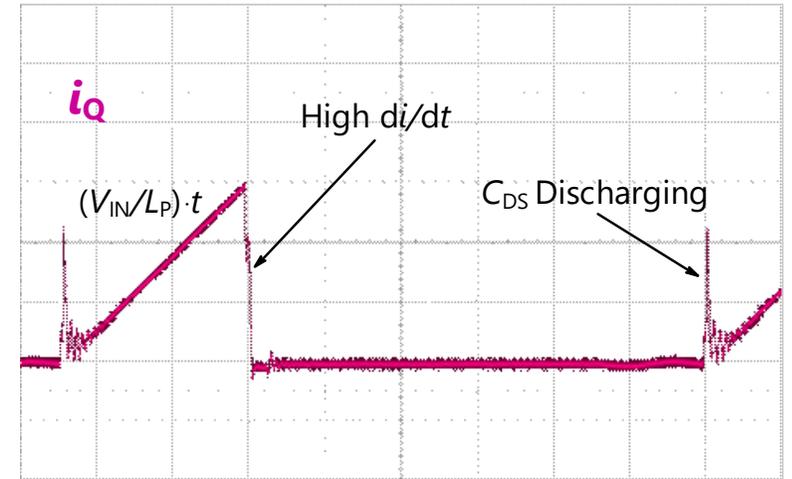
返馳轉換器



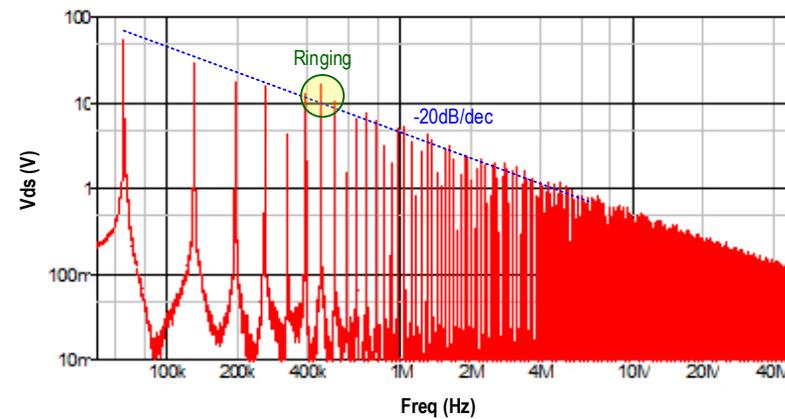
開關電壓波形



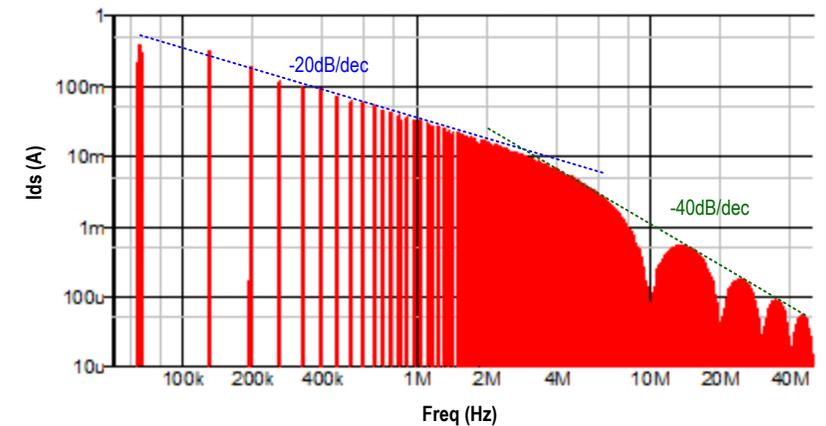
開關電流波形



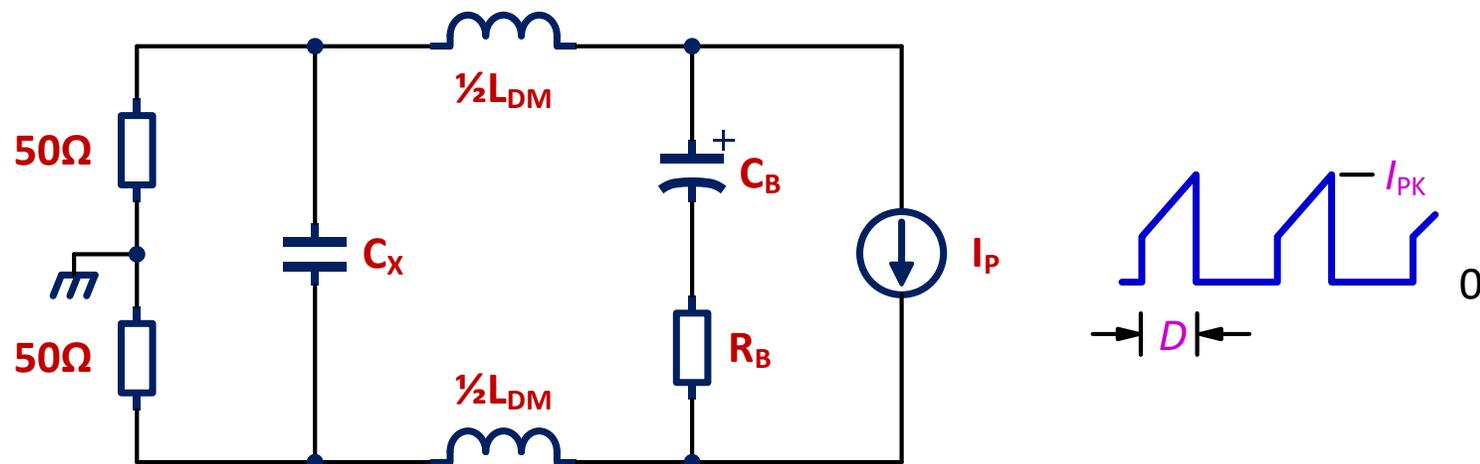
開關電壓流頻譜



開關電流頻譜

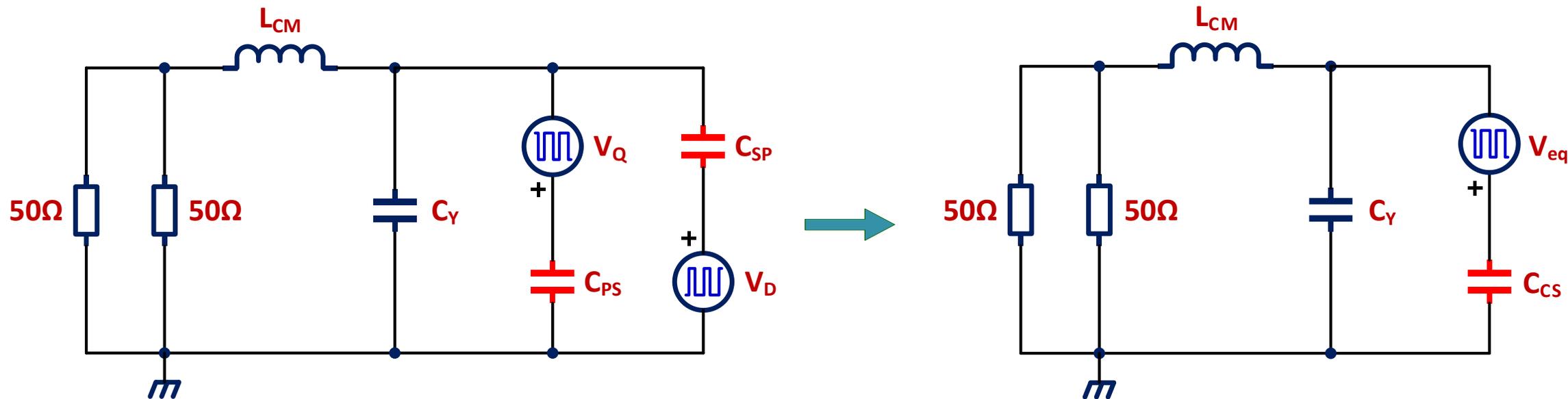


差模雜訊傳遞等效電路



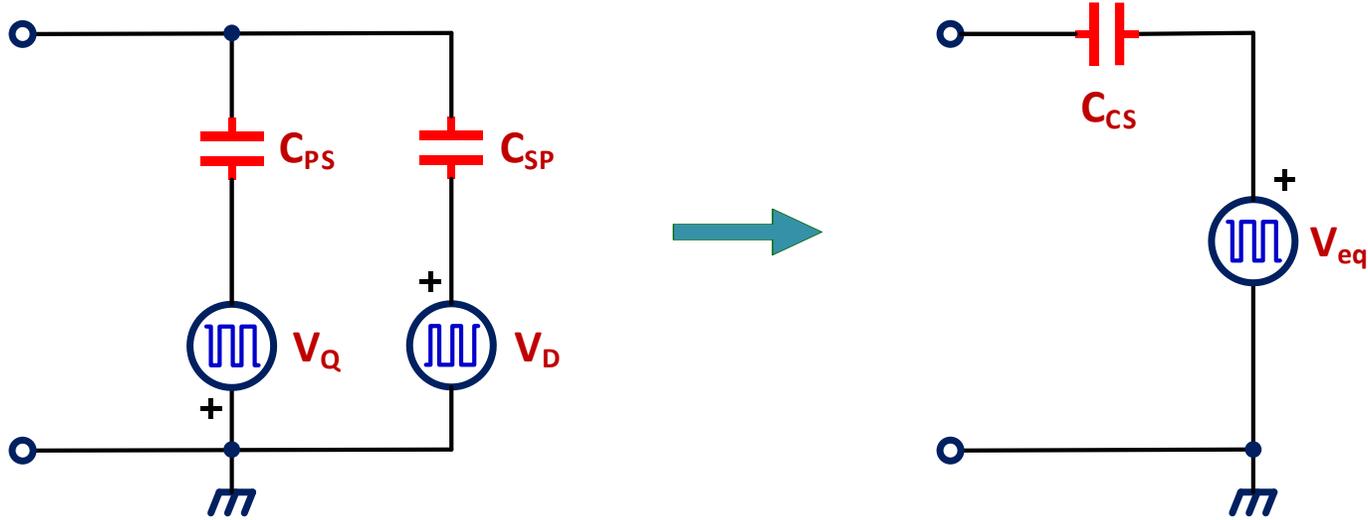
- 電流源的大小與工作點相關。
- 電解電容可視為第一級的雜訊濾波器，ESR 與 ESL 影響甚大。
- 差模電感與X電容形成的濾波器有 -40dB/dec 衰減效果。

共模雜訊傳遞等效電路



- 級間雜散電容不是單埠量測可得，必須利用雙埠量測方法。
- 理論上，若 $V_Q \cdot C_{PS} = V_D \cdot C_{SP}$ ，則共模電流可以相消。
- 共模電感與Y電容並非形成傳統 LC 濾波電路。Y電容可以回流大部份初次級間的共模電流。
- 高阻抗共模電感與 LISN 檢知電阻串聯，有效衰減共模雜訊。

戴維寧等效電路



重疊原理

$$V_{eq1} = -V_Q \cdot \frac{C_{PS}}{C_{PS} + C_{SP}}, \quad V_{eq2} = V_D \cdot \frac{C_{SP}}{C_{PS} + C_{SP}}$$

平衡條件

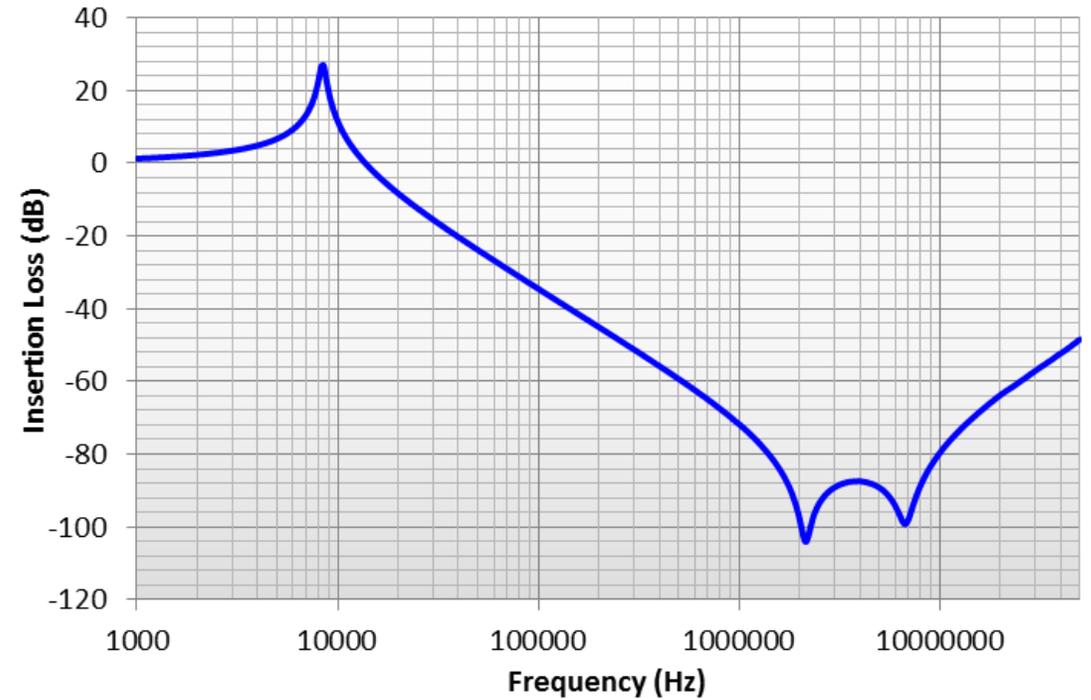
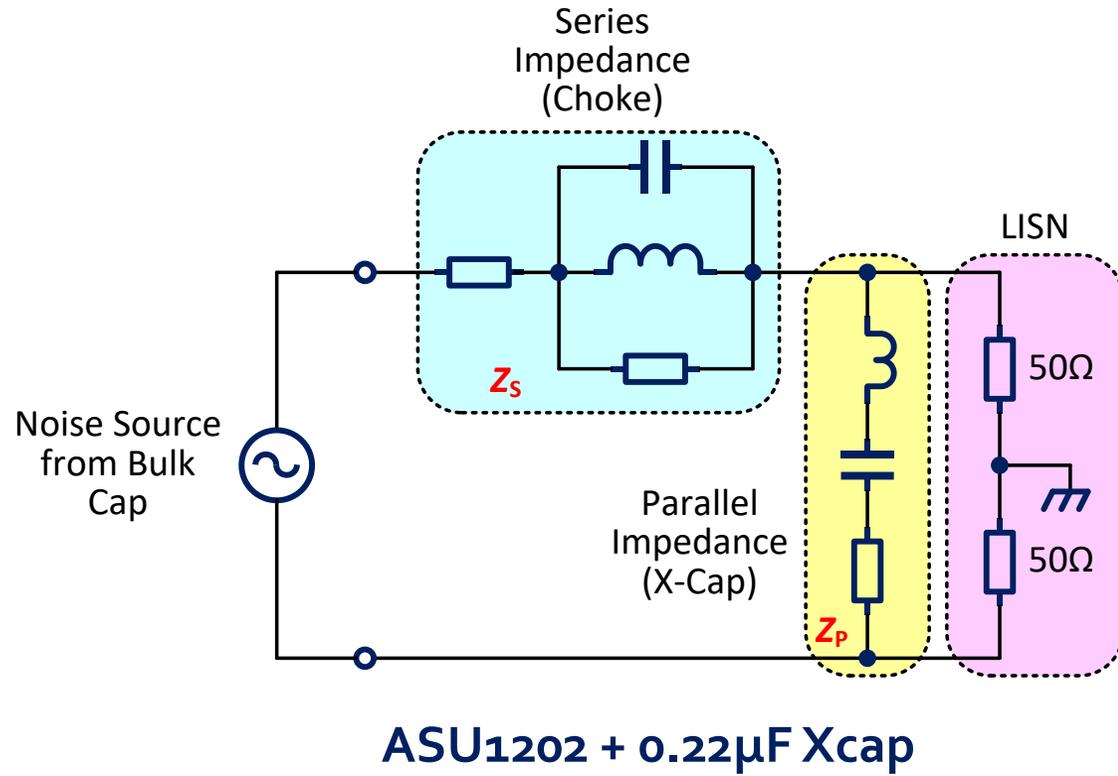
$$V_{eq} = V_{eq1} + V_{eq2} = \frac{-V_Q C_{PS} + V_D C_{SP}}{C_{PS} + C_{SP}}$$

$$V_Q C_{PS} = V_D C_{SP}$$

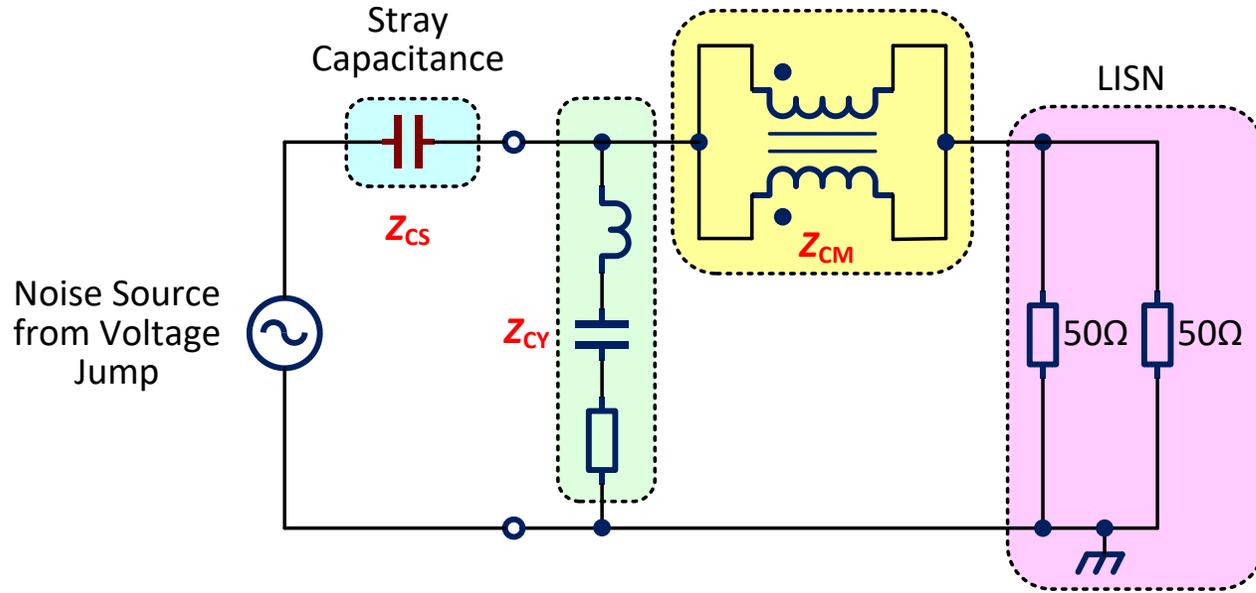
獨立電源短路

$$C_{CS} = C_{PS} + C_{SP}$$

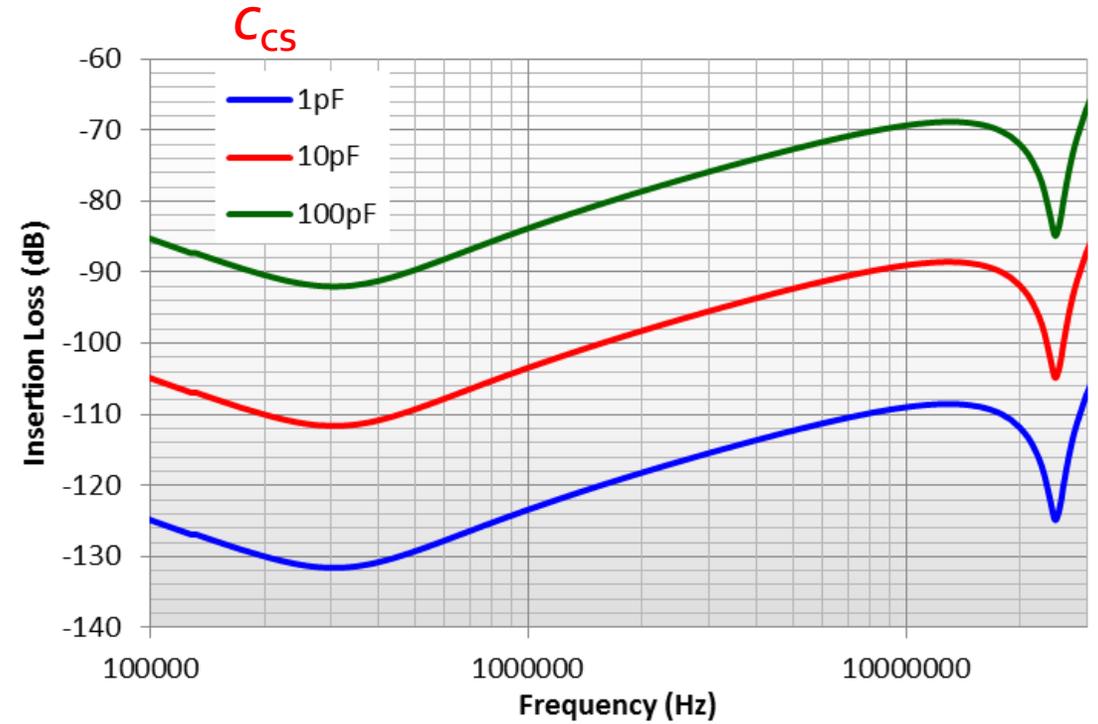
差模濾波器插入損失

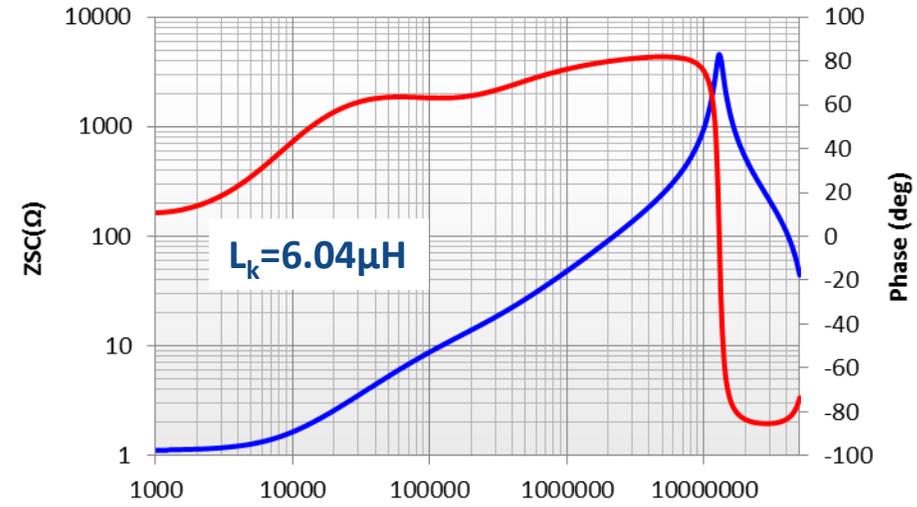
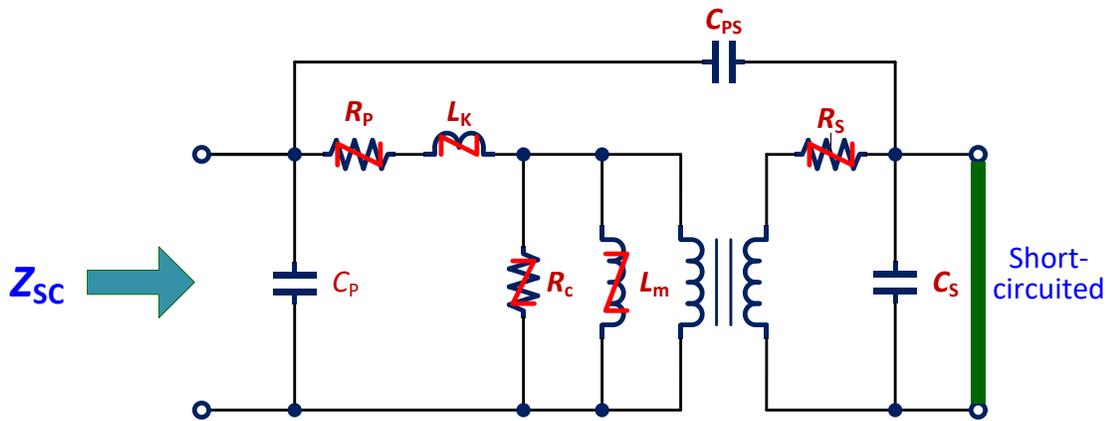
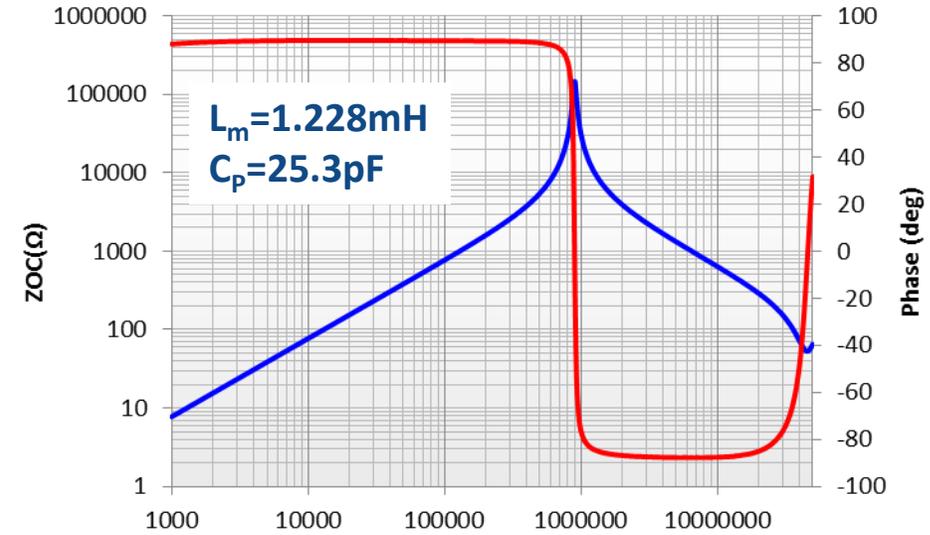
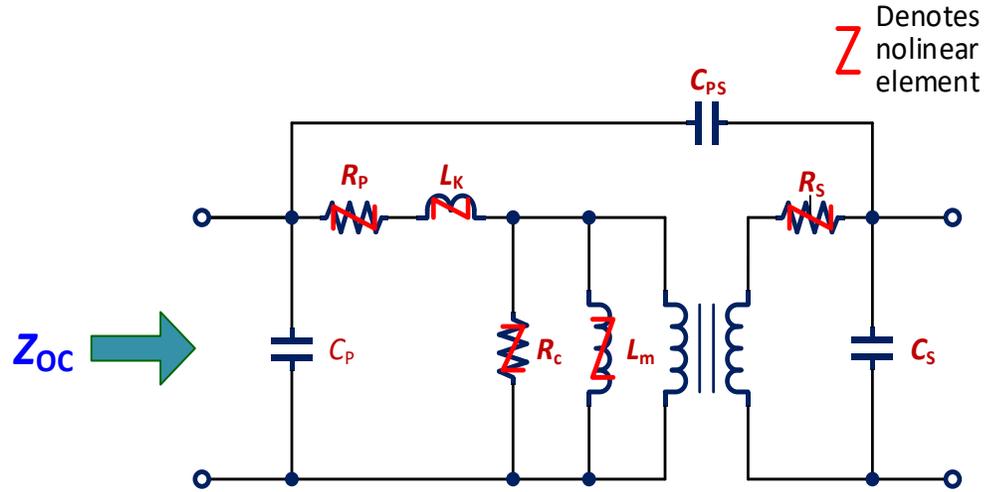


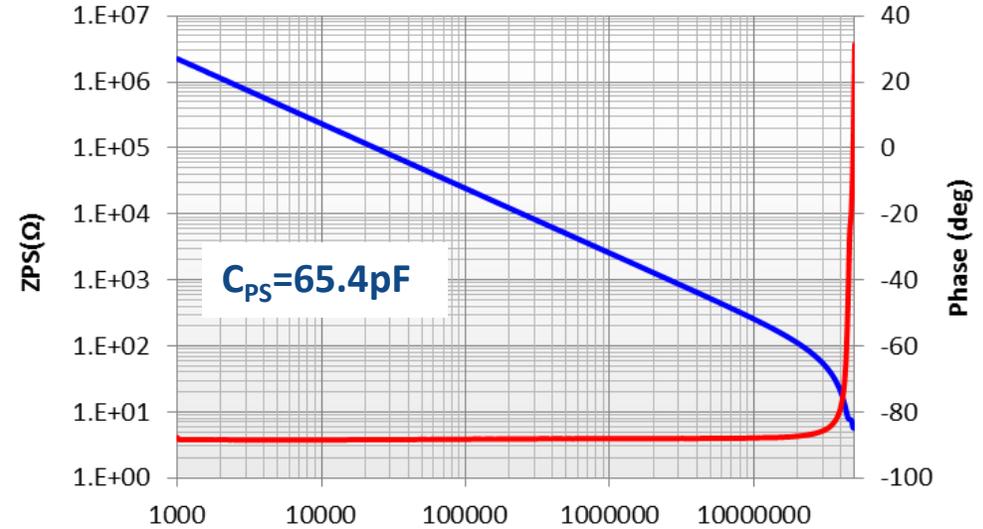
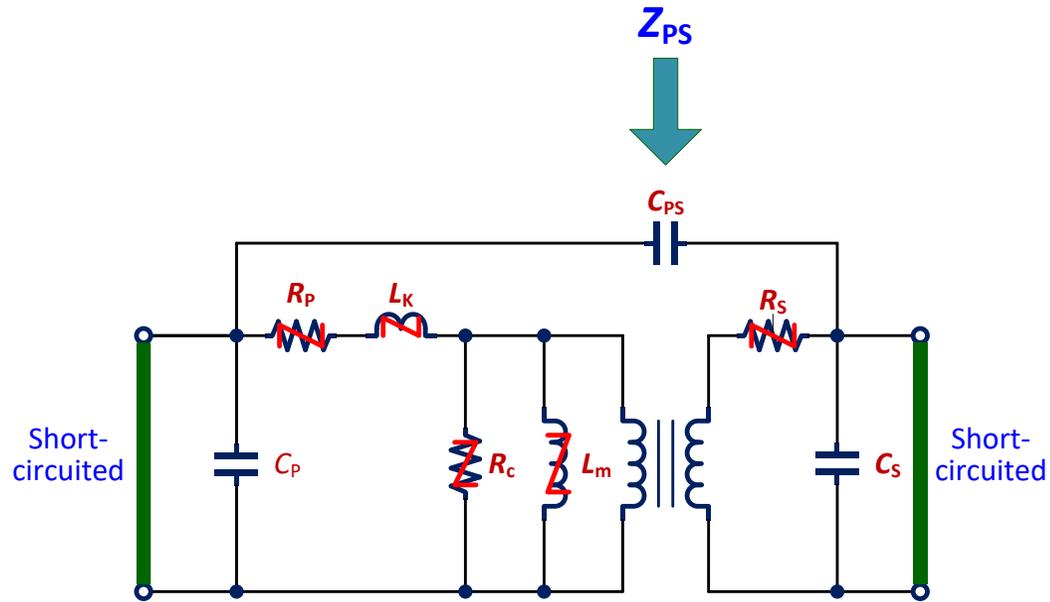
共模濾波器插入損失



ASU1202 + 2200pF Ycap, $C_{PS}=1\sim 100\text{pF}$

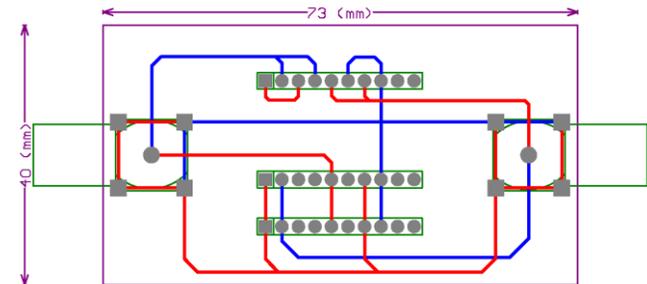
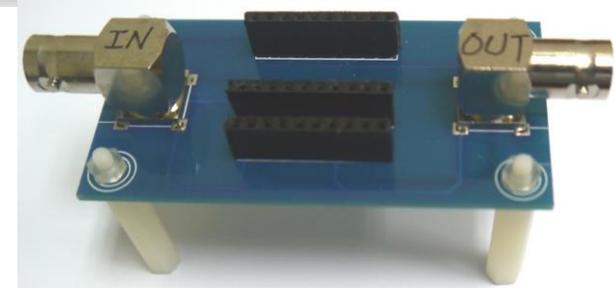
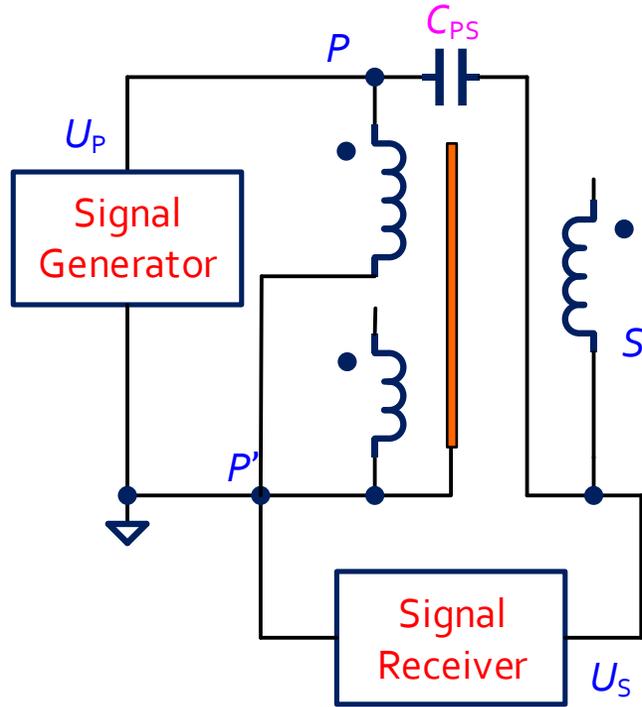






- 變壓器許多參數為隨頻率改變的非線性，無法精確測量。
- 在意的 L_m, L_k 可利用二次測開路與短路測得，但須定義量測頻率。
- 初次級間電容 C_{PS} 雖可量得，但實用性不高。

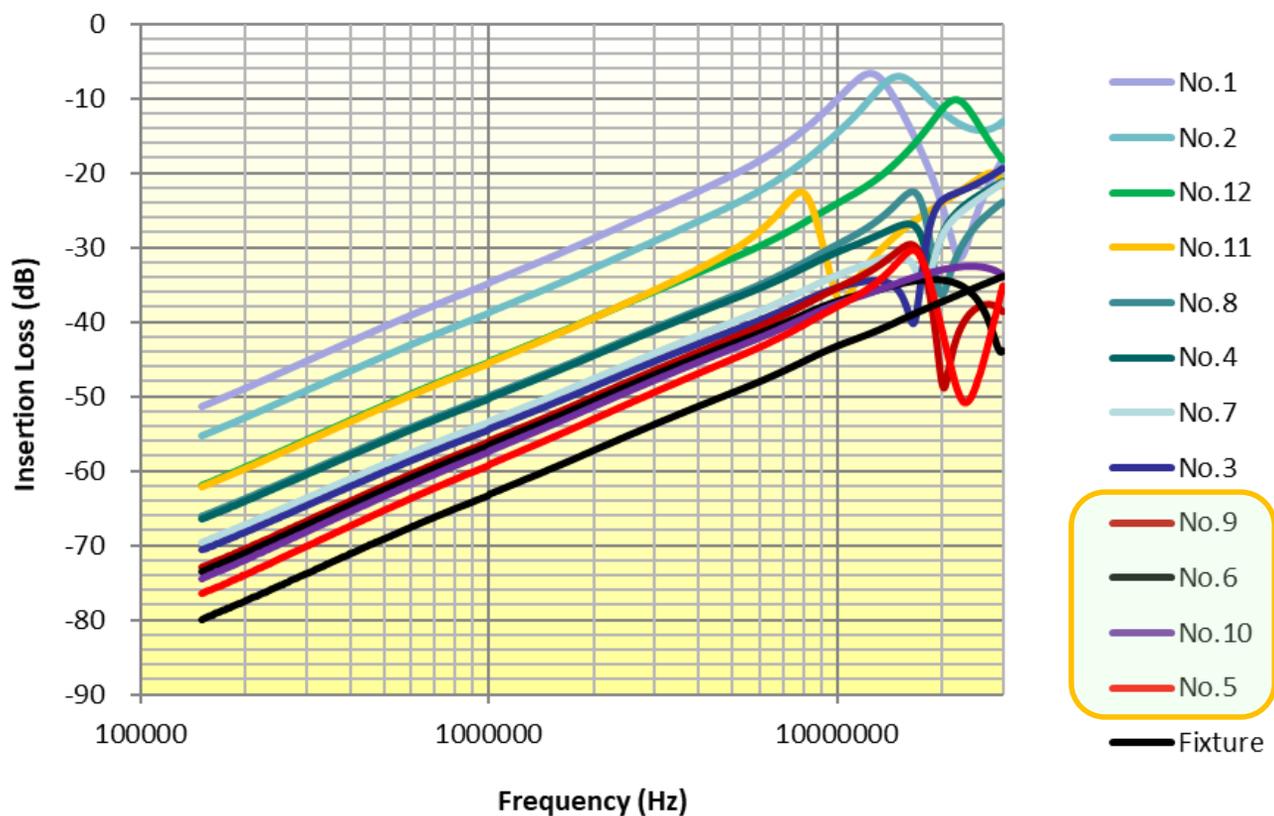
雙埠量測級間繞線電容



- 可利用網路分析儀(輸出入阻抗必須為 50Ω)。
- 如上圖接線，量得插入損失，即可估算級間等效雜散電容。

等效初次級間繞線電容

	Fixture	No.1	No.2	No.12	No.11	No.8	No.4	No.7	No.3	No.9	No.6	No.10	No.5
C_{ps} (pF)	2.2	58.0	36.6	17.3	17.0	10.0	9.8	6.8	6.1	5.0	4.7	4.3	3.5



$$\frac{U_S}{U_P} = \frac{50}{100 + Z_{PS}}$$

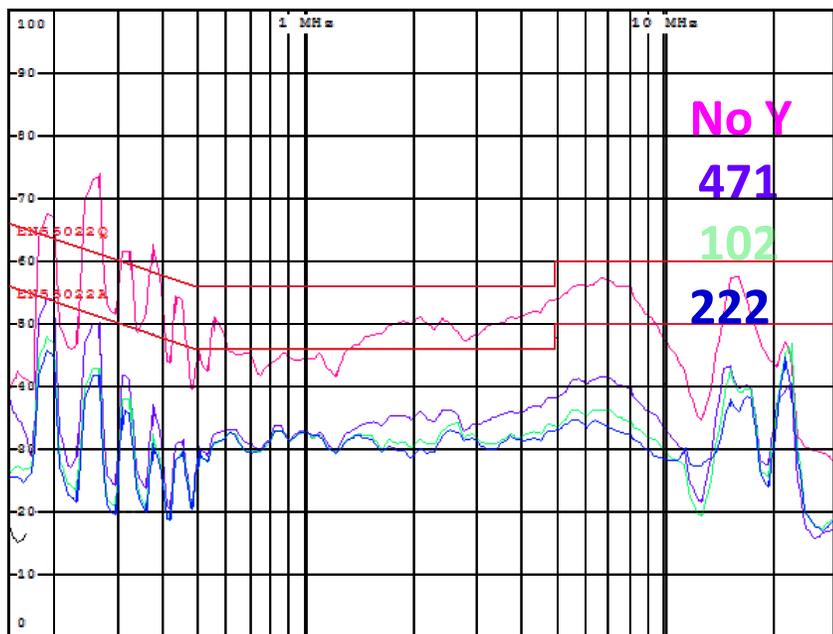
$$\left(\frac{U_S}{U_P}\right)_{dB} = 20 \cdot \log\left(\frac{50}{100 + Z_{PS}}\right)$$

$$= 34_{dB} - 20 \cdot \log(100 + Z_{PS}) \equiv G_{dB}(f)$$

$$C_{PS} = \frac{1}{2\pi f \cdot \sqrt{10^{10} - 10^4} \cdot G_{dB}(f)}$$

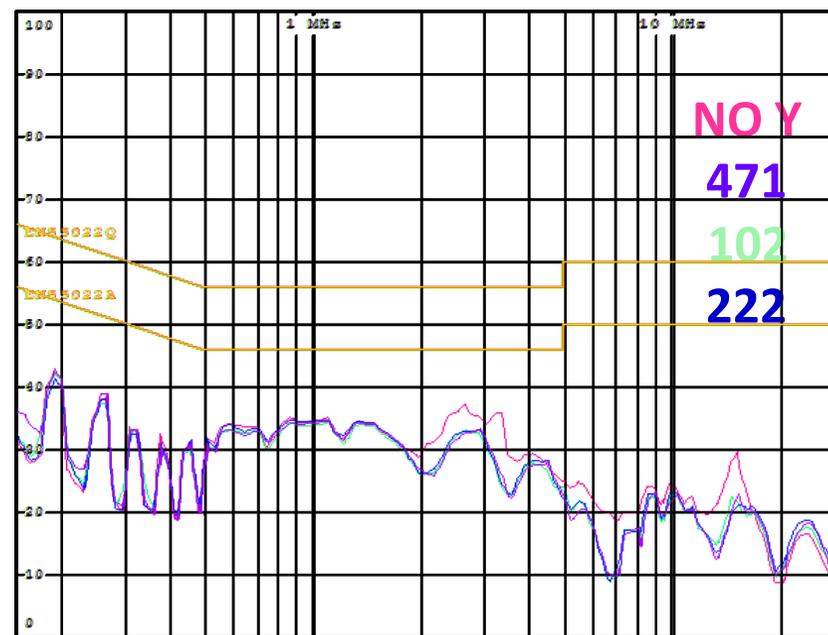
- # 5, 6, 9, 10 有著較低的級間雜散電容，印證了CM 雜訊量測結果。

CM 雜訊



- Y電容要比雜散電容大10倍以上，效果才明顯。(預估 200pF 以上)
- 以1000 pF 為例，中低頻約有20 – 30 dB 的效果。

DM 雜訊



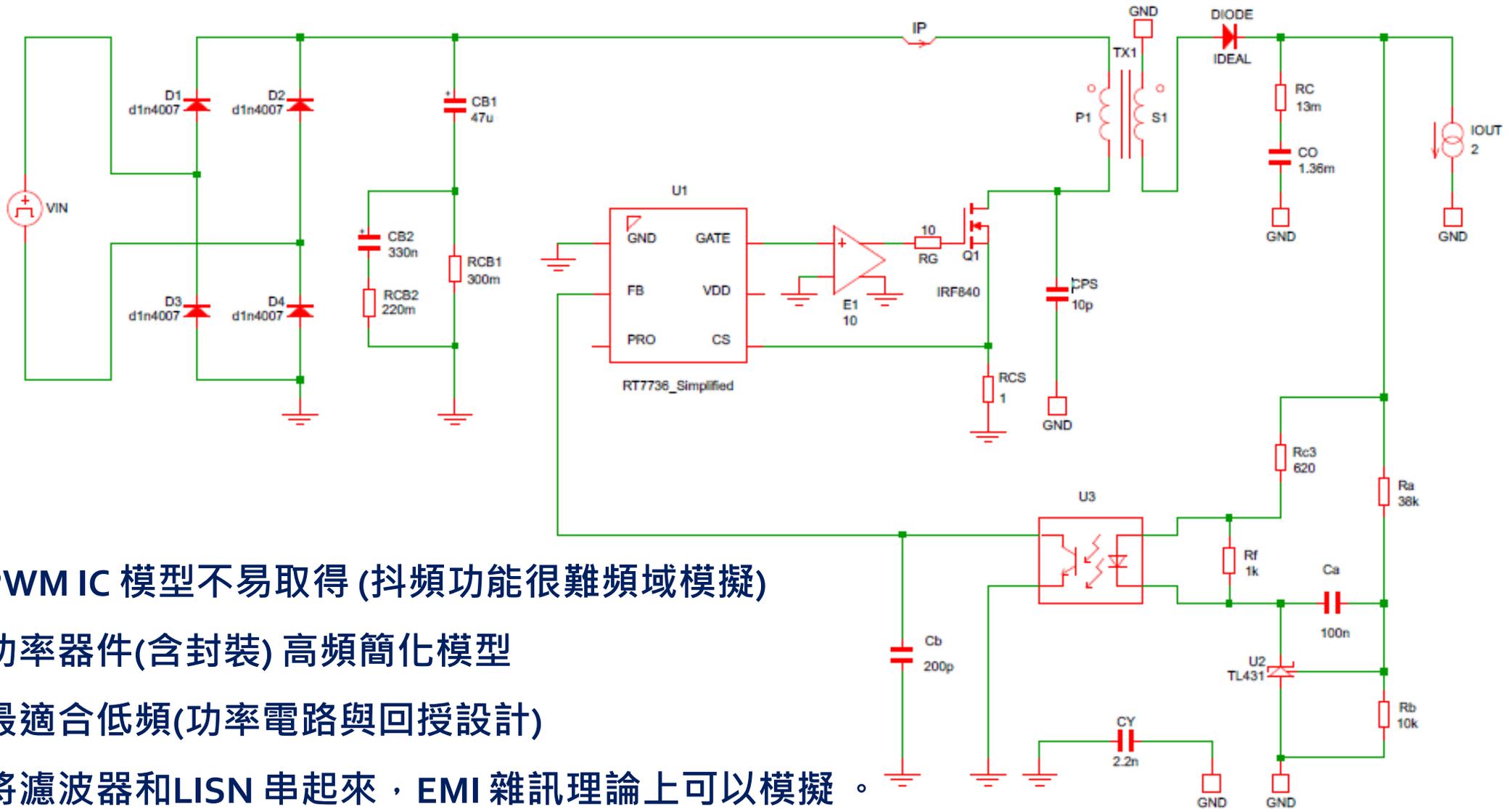
- Y電容大小與DM 雜訊無關。

1. 藉由實驗平台與不同繞線結構的變壓器，歸納出
 - a) 不同繞法的變壓器，不會影響差模雜訊的產生以及差模濾波器的功能。
 - b) 不同繞法的變壓器，會影響共模雜訊的傳遞，也會影響共模濾波器的效能。(變壓器的級間電容成為濾波器的一部份)
2. 變壓器的等效級間電容越小越好，理論上各繞組的間距越大，級間電容越小，但同時漏電感也越大。利用適當的銅箔遮罩或遮罩繞組，可以在級間電容與漏電感取得折衷。
3. 變壓器的級間電容可以用雙埠量測法估算，與EMI 實測吻合。
4. 所有濾波器件必須用阻抗來描述，方可定義全頻段的效能。
5. 初次級靜點間接Y電容，可提供共模雜訊低阻抗環路，降低地迴路到LISN的共模雜訊。
6. 混成共模電感器兼具差模與共模電感功能，是解決傳導EMI 與成本的利器。

元件級別電路模擬

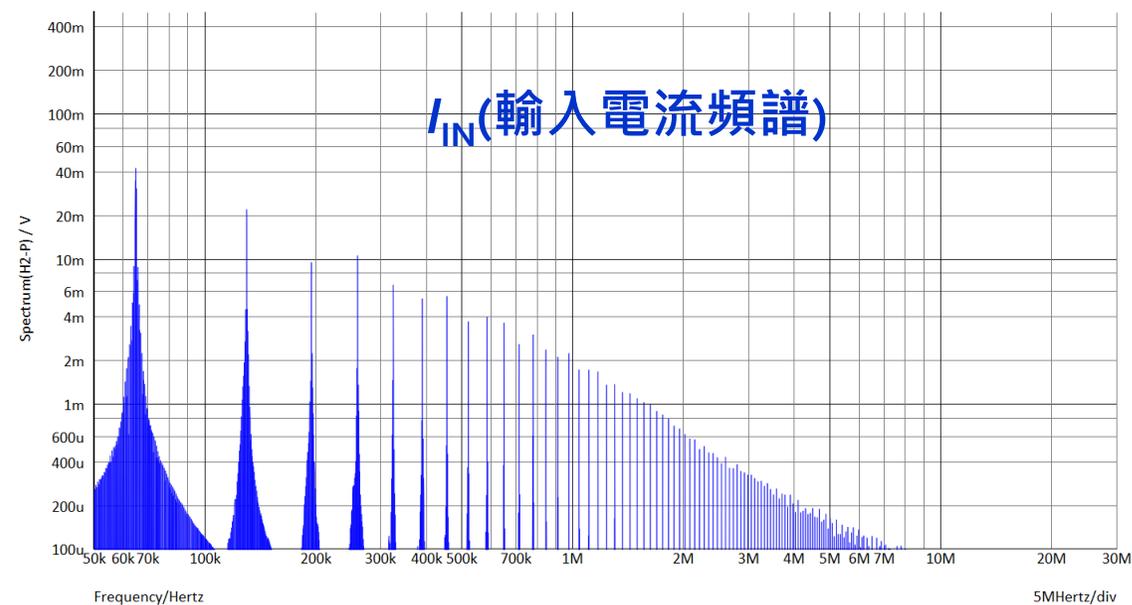
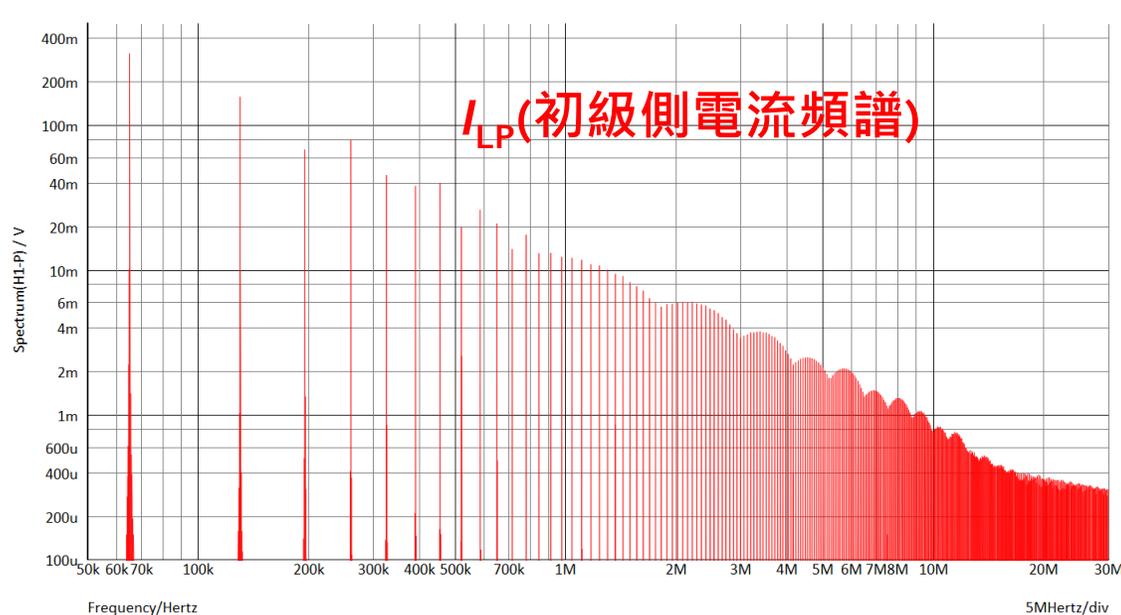
- 比較普遍通用的模擬軟體：PSpice, LTSpice, SIMetrix/SIMPLIS
- 控制 IC 必須由 PMIC 公司提供，功率半導體必須由製造公司提供，其於被動器器可以透過網站取得，或經由阻抗量測取得。
- PC板與封裝焊接等雜散電容、雜散電感效應出現的高頻段，很難確定電路模型。元器件模型階次越高，理論上越準確，但模擬時間越長，記憶體容量消耗越大。
- 電路模擬的有效性僅在中低頻段，對於濾波器設計和選件是足夠的。

Off-Line 24W Flyback with RT7736



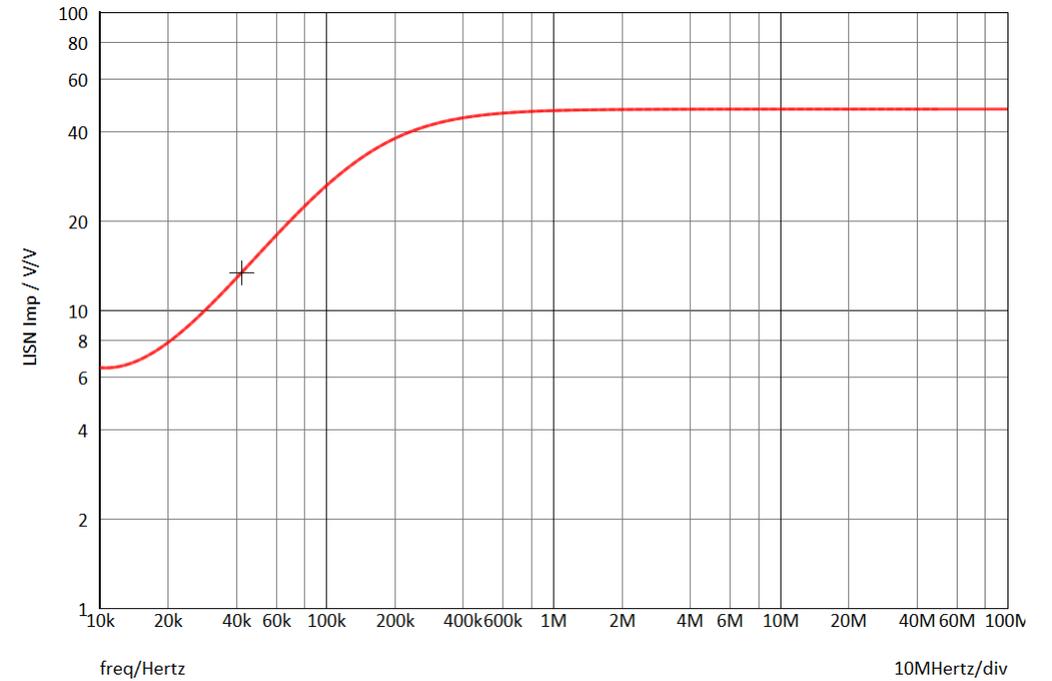
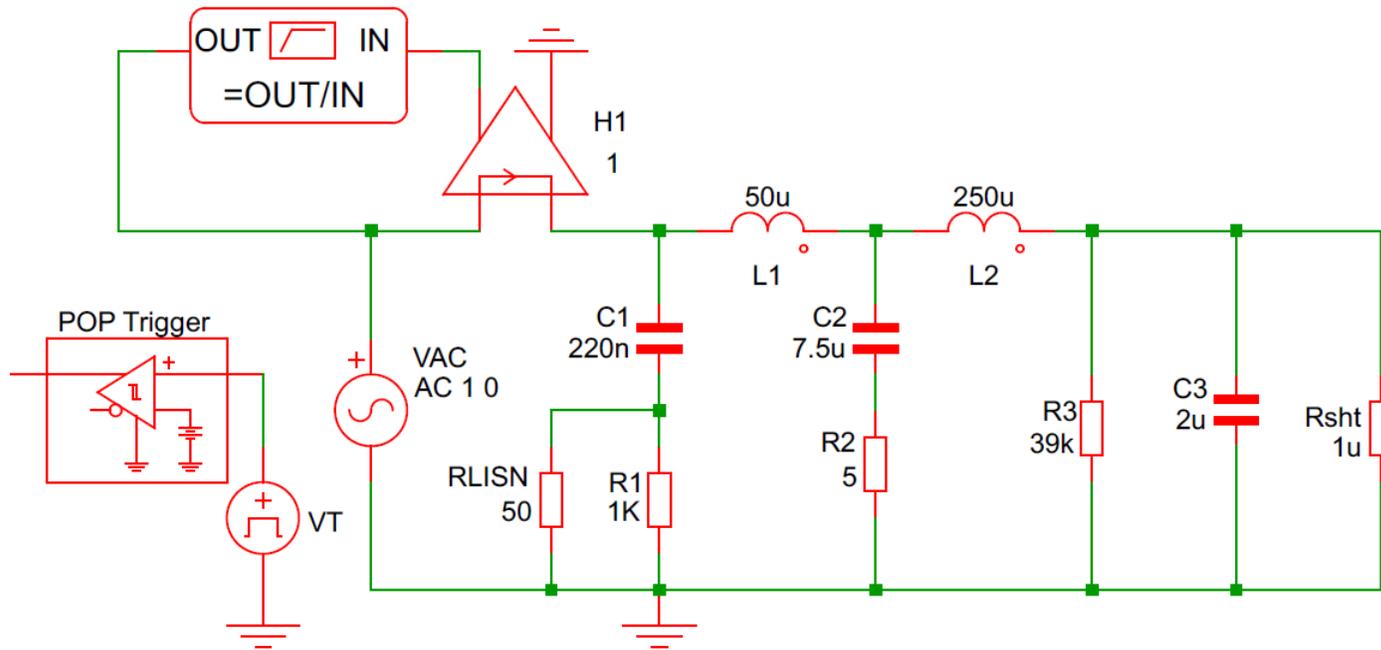
- PWM IC 模型不易取得 (抖頻功能很難頻域模擬)
- 功率器件(含封裝) 高頻簡化模型
- 最適合低頻(功率電路與回授設計)
- 將濾波器和LISN 串起來，EMI 雜訊理論上可以模擬。

輸入端的電流頻譜 (SIMPLIS模擬)



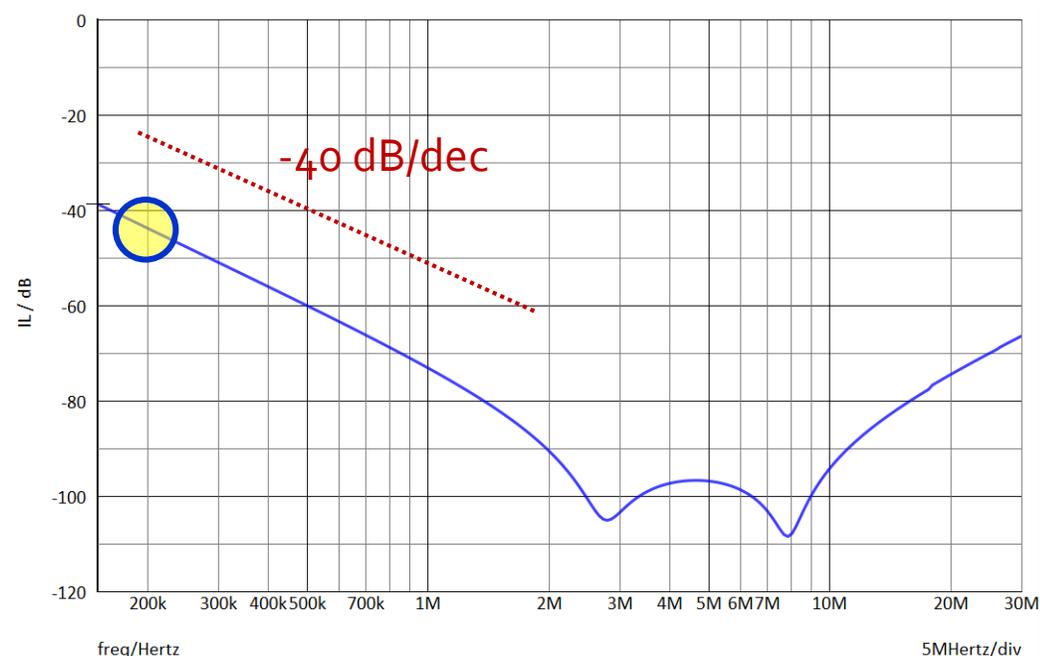
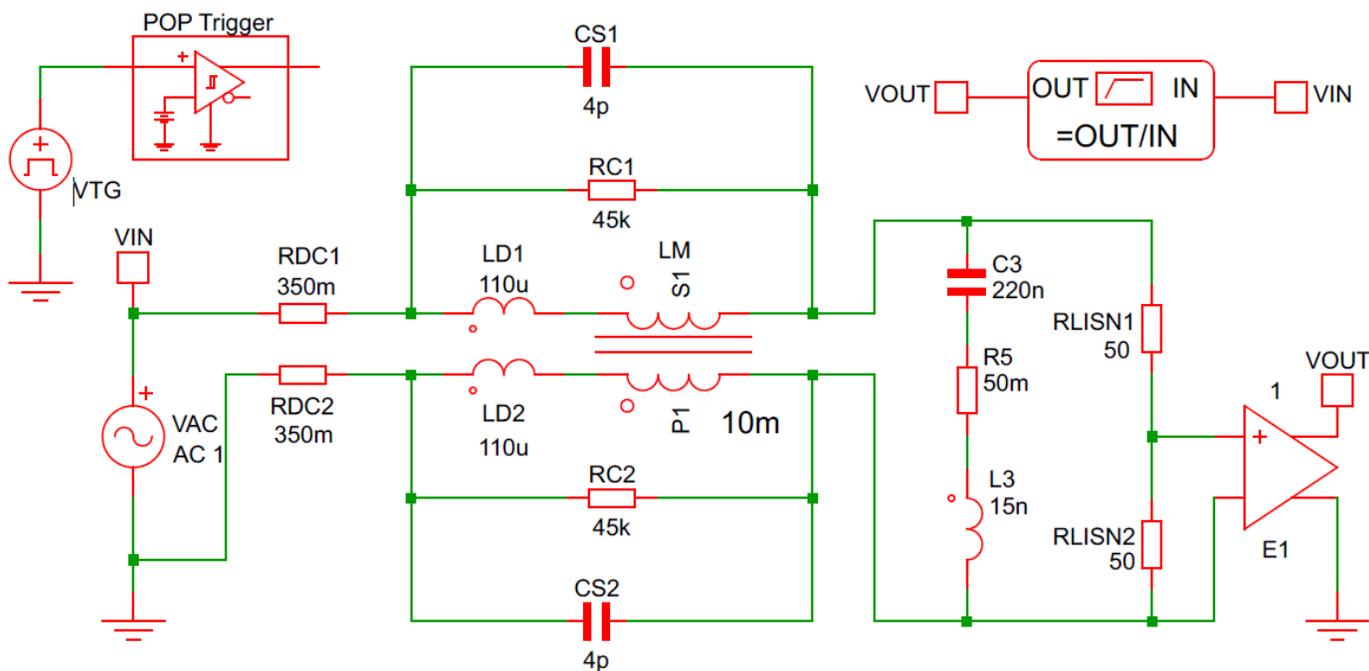
- 初級電流為梯形波，其頻譜與預估很接近。由於雜散參數影響，高頻部份不易掌握。
- 輸入電流指的是經大電容濾波後的電流頻譜，可以看出CB的作用。

LISN Curve (50 μ H / 250 μ H, EN55022)



- LISN Curve 與量測值十分近似。
- 一般以50 Ω 為簡化的雜訊檢知電阻。

ASU1202 差模濾波插入損失模擬

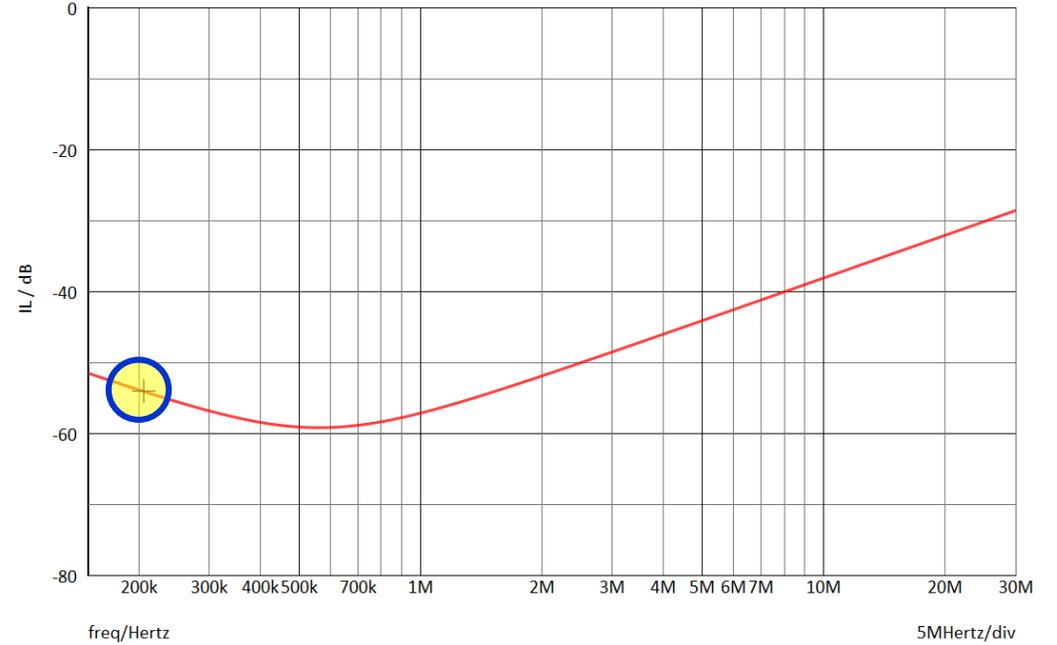
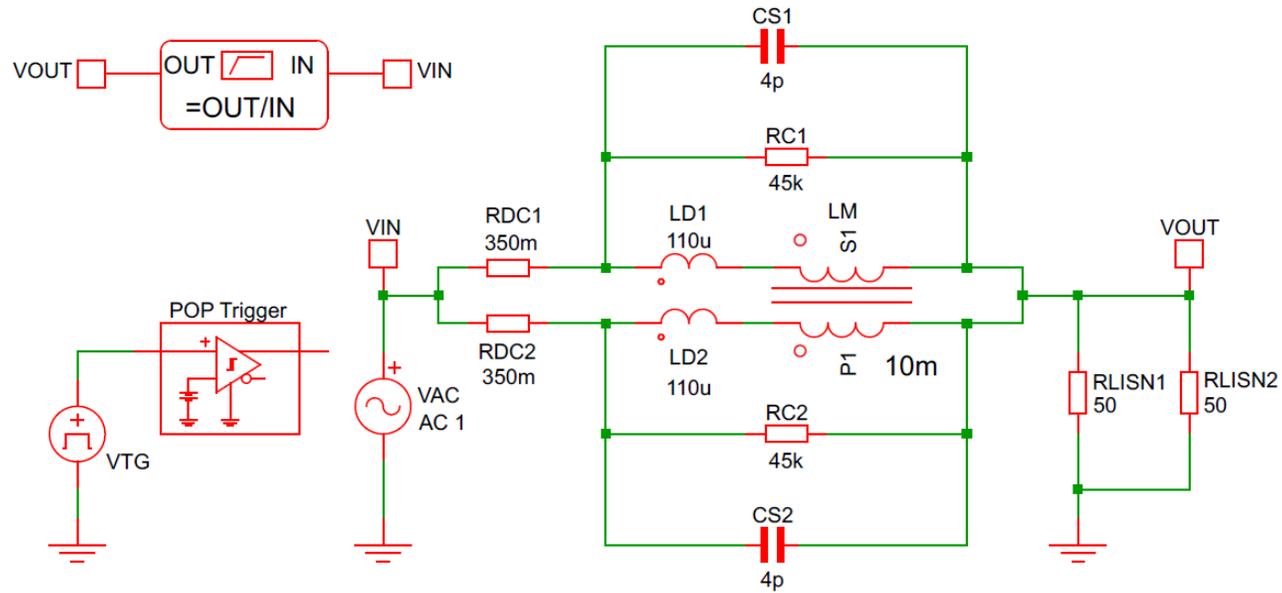


- 等效為差模電感和X 電容形成的二階濾波器。 $L_D = 220\mu\text{H}$, $C_X = 0.22\mu\text{F}$.

$$f_{\text{RDM}} = \frac{1}{2\pi\sqrt{L_D C_X}} = 22.88\text{k Hz}$$

$$IL_{(\text{dB})} = 40 \times \log\left(\frac{f_{\text{RDM}}}{f}\right) = 40 \times \log\left(\frac{22.88\text{k}}{200\text{k}}\right) - 6 = -43.8 (\text{dB})$$

ASU1202 共模濾波插入損失模擬

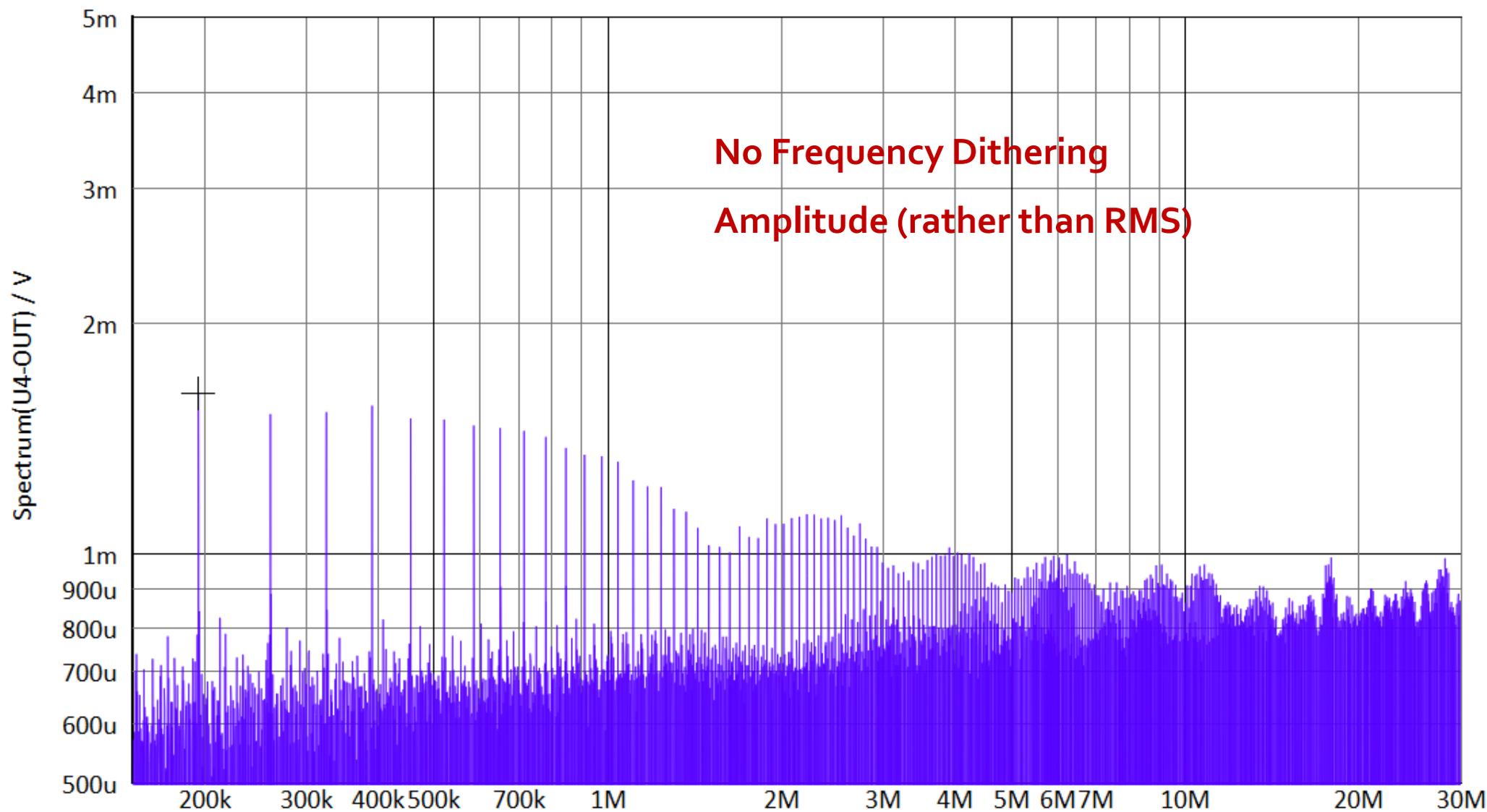


- 等同共模電感阻抗與等效LISN 檢知電阻的分壓效果。

$$Z_{CM@100k} \approx 2\pi \times 200k \times 10m = 12,566\Omega$$

$$IL(dB) = 20 \times \log\left(\frac{25}{12566 + 25}\right) = -54 \text{ dB}$$

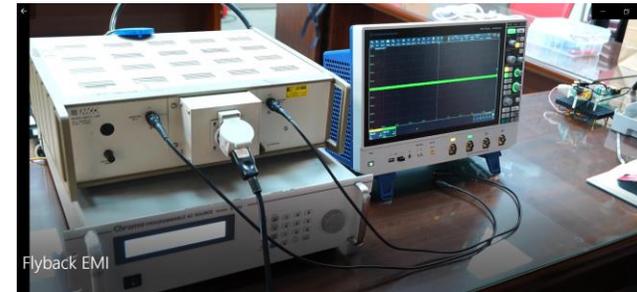
差模雜訊頻譜 (115Vac / 24W Flyback) DM 雜訊 (ASU1202 + X-Cap 224)

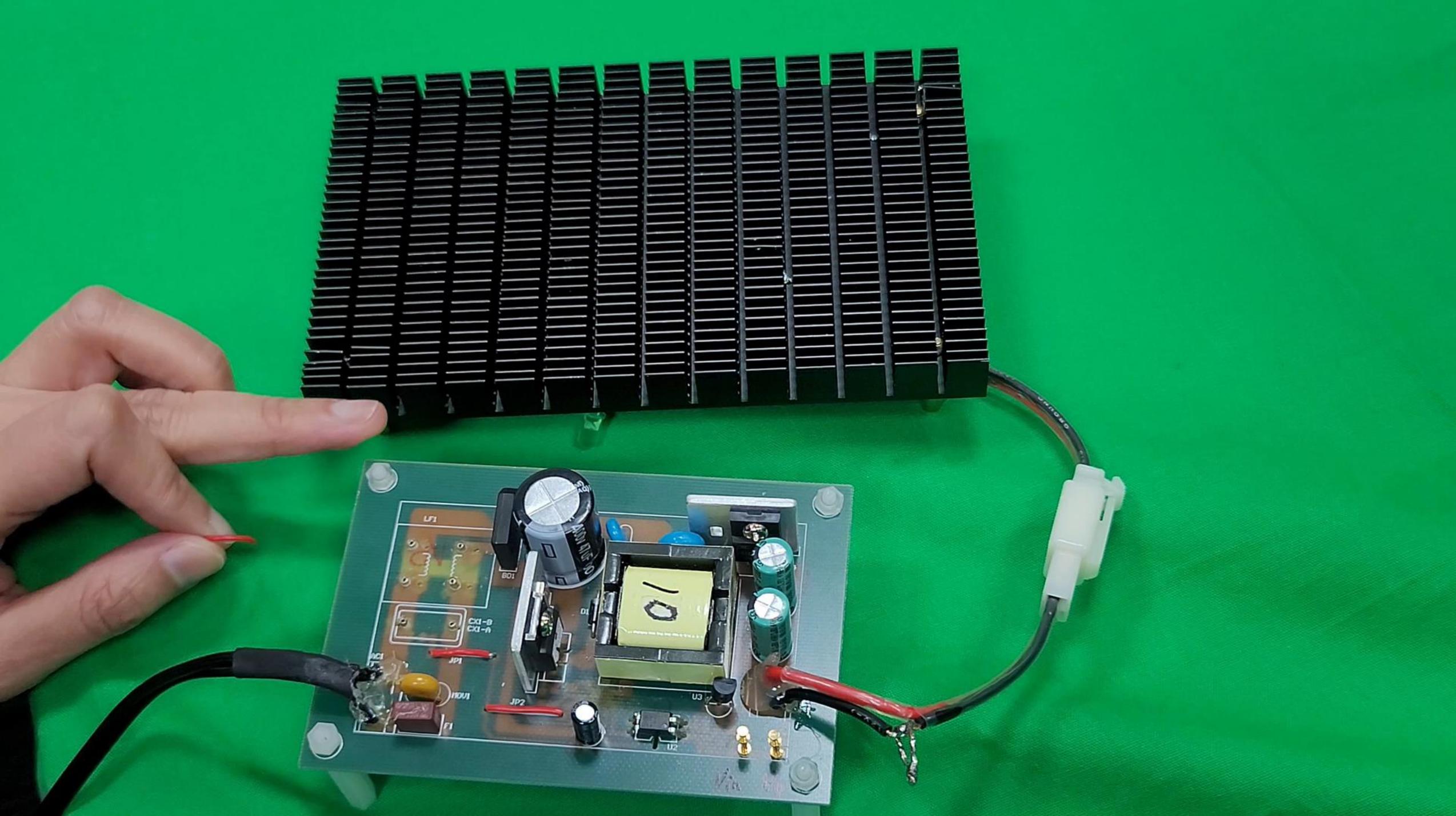


利用示波器FFT功能做傳導EMI的預測 (Pre-Compliance)

1. 示波器必須有強大快速的FFT功能，而且能像頻譜儀做相關設定 (e.g., RBW)
2. 頻譜的底噪必須低於法規線10dB以上，可鑑別頻譜與底噪。
3. 可利用示波器算數運算功能，在不用雜訊分離器下，直接 DM/CM 量測。

Video Demo : RTO 6 (Rhode & Schwarz)





EMI 抑制的技術和研究有待後起俊秀繼續

Thanks